

VŠB – Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky

DIPLOMOVÁ PRÁCE

2017

Bc. Michal Pokorný

Vysoká škola báňská – Technická univerzita Ostrava

Fakulta elektrotechniky a informatiky

Katedra kybernetiky a biomedicínského inženýrství



Návrh a realizace převodníku Ethernet na iNELS

Design and Implementation of iNELS and KNX Gateway

2016/2017

Bc. Michal Pokorný

Zadání diplomové práce

Student:

Bc. Michal Pokorný

Studijní program:

N2649 Elektrotechnika

Studijní obor:

2612T041 Řídicí a informační systémy

Téma:

Návrh a realizace převodníku Ethernet na iNELS
Design and Implementation of iNELS and KNX Gateway

Jazyk vypracování:

čeština

Zásady pro vypracování:

Náplní práce je návrh a realizace převodníku Ethernet na sběrnici iNELS. Jedná se o externí převodník mezi různými typy sběrnic, které firma iNeils podporuje ve svém sortimentu. Převodník rozšíří počet připojitelných periferních jednotek iNels3 k centrální jednotce. Skrze rozhraní Ethernet bude možné dále řídit funkci sběrnic a komunikovat mezi produkty. Výsledkem práce bude prototyp, který se vejde do standardního modulu iNELS.

Body zadání:

1. Seznámení se se specifiky sběrnic EBM a CIB.
2. Studie řešení.
3. Návrh obvodového zapojení a návrh DPS.
4. Výroba prototypu.
5. Ověření funkce.
6. Zpracování kompletní výrobní dokumentace.
6. Zhodnocení dosažených výsledků závěrečné práce.

Seznam doporučené odborné literatury:

- [1] VLACH, Jaroslav, Josef HAVLÍČEK a Martin VLACH. *Začínáme s LabVIEW*. 1. vyd. Ilustrace Viktorie Vlachová. Praha: BEN - technická literatura, 2008, 247 s. ISBN 978-80-7300-245-9.
- [2] BITTER, Rick, Taqi MOHIUDDIN a Matt NAWROCKI. *LabVIEW advanced programming techniques*. 2nd ed. Boca Raton: CRC Press, c2007, 499 s. ISBN 0-8493-3325-3.

Formální náležitosti a rozsah diplomové práce stanoví pokyny pro vypracování zveřejněné na webových stránkách fakulty.

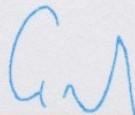
Vedoucí diplomové práce: **doc. Ing. Petr Bilík, Ph.D.**

Datum zadání: 01.09.2016

Datum odevzdání: 28.04.2017



doc. Ing. Jiří Koziorek, Ph.D.
vedoucí katedry



prof. RNDr. Václav Snášel, CSc.
děkan fakulty

Smlouva o zabránění úniku důvěrných informací

Uzavřená mezi:

ELKO EP, s.r.o

IČ: 25508717

Palackého 493

769 01 Holešov-Všetuly

Zastoupená Jiřím Konečným

dále též poskytovatelem

a

Michal Pokorný

nar. 9. 4. 1992

adresa: Jaselská 10, 750 02 Přerov

Poskytovatel v rámci vývoje součinnosti při psaní studentské práce poskytne interní informace, které jsou intelektuálním majetkem a obchodním tajemstvím poskytovatele (dále jen „důvěrné informace“).

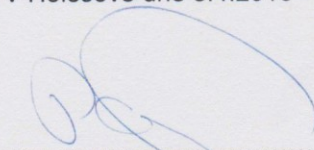
Michal Pokorný se zavazuje, že tyto důvěrné informace bude držet v tajnosti a nepoužije jich jinak než v nutném rozsahu vzájemně dohodnuté spolupráce. Dále se zavazuje, že tyto důvěrné informace neposkytne žádné třetí straně bez písemného souhlasu poskytovatele a učiní veškerá opatření vedoucí k zabránění úniku informací nebo jejich zneužití.

Michal Pokorný se o poskytnutých důvěrných informacích zavazuje mlčet po dobu 10 let od podpisu této smlouvy.

Sankce:

V případě prokázání zneužití důvěrných informací či nezabránění úniku důvěrných informací majících za následek způsobení škody poskytovateli zaplatí smluvní pokutu 3.000.000,-Kč (slovy: tři miliony Kč). Zároveň ponese odpovědnost za škody způsobené únikem důvěrných informací v souladu s platnou legislativou ČR.

V Holešově dne 8.4.2016



Michal Pokorný



Jaromír Přikryl, manažer vývoje

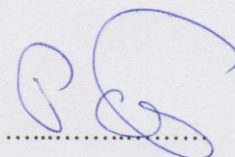
Prohlášení studenta

Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně. Uvedl jsem všechny literární prameny a publikace, ze kterých jsem čerpal.

Poděkování

Tímto bych rád poděkoval firmě Elko EP za spolupráci, rady, odbornou pomoc při řešení možných problémů, konzultaci při vytváření této diplomové práce a vypracování.

V Přerově dne: 30. dubna 2017



.....
podpis studenta

Abstrakt

Práce se zabývá návrhem převodníku, složeném z více typů sběrnic. Celou komunikaci systém řeší pomocí čipu FPGA od firmy Lattice.

Pro tuto práci bylo vytvořeno čtyř desek plošných spojů pro jeho funkčnost, kdy při vytvoření programu od firmy ELKO EP s.r.o. dojde k využití jednotky pro komunikaci se všemi typy sběrnic, s nimiž firma ELKO EP s.r.o. pracuje. Práce se zabývá novým typem FPGA od firmy Lattice, kdy je čip směrem firmy a tímto chce dosáhnout zlepšení funkce stávajících zařízení na sběrnici. Bylo třeba vytvořit desky plošných spojů s ohledem na správnou funkci použitých součástek a tím zajistit správný chod zařízení.

Klíčová slova

CIB sběrnice, EBM sběrnice, Lattice , LAN, Ethernetová sběrnice, LED, DPS, FPGA

Abstract

Work describes the design of the unit, which is composed of multiple bus types, the entire communication system solves the FPGA from Lattice.

For this work was created by the four PCB for its functionality, while the creation of a program from ELKO EP s.r.o. will use the unit for communication with all types of buses, that company ELKO EP s.r.o. works and the development of a new type of FPGA from Lattice, when the chip is in a new direction of the company and thus improve the function of existing devices on the bus. It was necessary to create a board with the calculation elements and connections usable components in the circuit, thus ensuring the proper operation of the device.

Key words

CIB bus, EBM bus, Lattice, LAN, Ethernet bus, LED, PCB, FPGA

Obsah

SEZNAM POUŽITÝCH SYMBOLŮ	10
SEZNAM POUŽITÝCH ZKRATEK.....	11
SEZNAM ILUSTRACÍ.....	12
SEZNAM TABULEK.....	13
1 ÚVOD	12
2 VÝZNAM INTELIGENTNÍ ELEKTROINSTALACE INELS	13
2.1 PARAMETRY SBĚRNIC	13
3 NORMY ČSN A EN PRO ZAŘÍZENÍ.	14
3.1 NORMA ČSN EN ISO 13849-1	14
3.2 NORMA EN IPC 7711/7721	14
3.3 NORMA IPC-A-600.....	14
3.4 NORMA IPC-SM-840.....	14
4 VLASTNOSTI A SPECIFIKACE SBĚRNIC CIB A EBM	15
4.1 CIB	15
4.1.1 Topologie instalačních sběrnic CIB.....	15
4.1.2 Jednotky na sběrnici CIB	16
4.1.3 Jednotka MI3-02M.....	16
4.2 EBM.....	17
4.2.1 Topologie instalační sběrnice EBM	17
4.2.2 Jednotka CU3_C.....	17
5 TEORIE NÁVRH A KONSTRUKCE DPS	18
5.1 NÁVRH DPS	18
5.2 NASTAVENÍ TECHNOLOGICKÝCH PODMÍNEK	18
5.3 PROGRAM EAGLE PRO NÁVRH DPS	19
6 PRAKTICKÉ ŘEŠENÍ NÁVRHU DPS.....	21
6.1 NAPÁJENÍ SYSTEMU A JEHO ČÁSTÍ.....	22
6.1.1 Napájení 27 V DC.....	22
6.1.2 Napájení 5V DC.....	25
6.1.3 Napájení 3,3V DC.....	25
6.1.4 Napájení 1,2V DC.....	25
6.2 SBĚRNICE CIB	26
6.3 SBĚRNICE EBM	28

6.4	SVORKOVNICE ETB13	28
6.5	SÍŤOVÁ KOMUNIKACE.....	29
6.5.1	LAN9303	30
6.5.2	Konektory RJ45	31
6.6	FPGA LATTICE	32
6.6.1	Reset tlačítko čipu Lattice	34
6.6.2	Programovací konektor čipu Lattice	35
6.7	LED INDIKACE STAVŮ.....	35
6.7.1	Rozdělení LED pro indikaci stavů	36
7	FYZICKÉ ROZLOŽENÍ DPS.....	39
7.1	DESKA PLOŠNÉHO SPOJE C	40
7.2	DESKA PLOŠNÉHO SPOJE B1	42
7.3	DESKA PLOŠNÉHO SPOJE B2	43
7.4	DESKA PLOŠNÉHO SPOJE A.....	44
8	KOMPLETIZACE ZAŘÍZENÍ	47
9	OVĚŘOVÁNÍ FUNKČNOSTI ZAŘÍZENÍ	49
9.1	KONTROLA PRVKŮ A CEST NA DPS.....	49
9.2	KONTROLA POMOCÍ SOFTWARE PROGRAMU	50
	ZÁVĚR	54
	POUŽITÁ LITERATURA.....	55

Seznam použitých symbolů

Symbol (veličina)	Jednotky	Význam symbolu
U	V	Napětí
I	A	Proud
R	Ω	Odpor

Seznam použitých zkratek

Zkratka	Význam
FPGA	Programovatelná Hradlová Pole (Field Programmable Gate Array)
LAN	Lokální síť
DPS	Deska plošného spoje
LED	Dioda emitující světlo
ISO	Mezinárodní norma pro výrobky
SS	Stejnoseměrné
Bps	Byte za sekundu
ČSN	Československá norma
EN	Evropská norma
USB	Univerzální sériová sběrnice (Universal Serial Bus)

Seznam ilustrací

Obrázek 1: Příklady CIB topologií - a) liniová, b) hvězdicová, c) stromová.....	16
Obrázek 2 Master MI3-02M	16
Obrázek 3 Centrální jednotka CU3-02M	17
Obrázek 4: Hlavní panel programu Eagle verze 7.7.0	19
Obrázek 5 Editor schémat programu Eagle.....	20
Obrázek 6 Funkční návrh převodníku	21
Obrázek 7: Pouzdro na DIN lištu bez DPS z boku, vrchu	22
Obrázek 8: Zapojení měniče z hodnoty 27 V na 5 V DC.....	23
Obrázek 9 Schéma zapojení v programu OrCad[15]	24
Obrázek 10 Graf změny napětí pomocí vizualizace PSpice[15].....	24
Obrázek 11 Zapojení měniče z hodnoty 5 V na 3,3 V DC.....	25
Obrázek 12 Zapojení měniče z hodnoty 5 V na 1,2 V DC.....	26
Obrázek 13 Konektor RJ45 pro síťovou komunikaci [5].....	29
Obrázek 14 Blokový diagram LAN9303 [13].....	30
Obrázek 15 Zapojení krystalu na LAN9303	31
Obrázek 16 Zapojení konektoru RJ45 program Eagle	32
Obrázek 17 FPGA od firmy Lattice [14]	33
Obrázek 18 Pouzdro QFN pro Lattice.....	33
Obrázek 19 Reset tlačítko pinu CRESET.....	34
Obrázek 20 Zapojení pinů pro programovací konektor	35
Obrázek 21 Zapojení konektoru pro ověřování.....	35
Obrázek 22 Nastavovatelná LED dioda	36
Obrázek 23 Deska plošného spoje C s LED indikací stavů	37
Obrázek 24 Signály před a po přepnutí	38
Obrázek 25 Schéma rozložení DPS na části	39
Obrázek 26 Rozměry desky B1 a B2 v milimetrech	40
Obrázek 27 Vylití strany TOP, BOTTOM a celkový vzhled desky.....	41
Obrázek 28 Deska C ve vrstvě BOTTOM	41
Obrázek 29 Deska C ve vrstvě TOP.....	42
Obrázek 30 Deska B1 po autokorelaci.....	43
Obrázek 31 Deska B2 po autokorelaci.....	44
Obrázek 32 Deska A ve vrstvě BOTTOM	45
Obrázek 33 Deska A ve vrstvě TOP	45
Obrázek 34 Kontrola výroby DPS	46
Obrázek 35 Ověřované zařízení bez pouzdra.....	47
Obrázek 36 Zařízení upevněno v pouzdře.....	48

Obrázek 37 Kontrola multimetrem cest a vylití mědi	49
Obrázek 38 Stabilizovaný zdroj pro napájení zařízení.....	50
Obrázek 39 Vývojová deska Lattice ICE5LP4K	51
Obrázek 40 zapojení PC k vývojové desce iCE40	52
Obrázek 41 Program pro softwarovou kontrolu [6]	52
Obrázek 42 Kontrolní aplikace rozblikání LED diod	53

Seznam tabulek

Tabulka 1: Parametry prvku TPS5430	23
Tabulka 2 Zdířky svorkovnice na desce.....	29
Tabulka 3: Nastavení pinů na LAN9303.....	32

1 Úvod

Diplomová práce se zabývá návrhem a realizací převodníku Ethernet na iNELS. Bude se jednat o externí převodník mezi různými typy sběrnic. Na straně jedné budou sběrnice podporované chytrým systémem elektro-instalace, iNEILS. Konkrétně se bude jednat o sběrnice EBM a CIB. Na straně druhé bude síť Ethernet. Pomocí rozhraní Ethernet, které bude obsaženo v převodníku, bude možné řídit funkci sběrnic a komunikovat mezi jednotlivými produkty. Výsledný převodník bude možné umístit do standardního modulu iNEILS. Tato práce se zaměřuje především na fyzickou část převodníku. Program, který bude převodník ovládat je pouze nastíněn z důvodu testování funkčnosti firmou.

Kapitola 2 se zabývá motivací a bližším popisem chytré elektroinstalace iNELS. V této kapitole se řeší i význam pro řešení této práce. Způsob komunikace mezi sběrnicemi, Důvody proč je dobré využít systém iNELS. Řešení funkčnosti zařízení, aby po naprogramování plnil svou funkci.

Kapitola 3 popisuje předpisy a normy určující způsob bezpečného návrhu zařízení.

Jedná se o normy pro bezpečnost zařízení, až po výrobu desek. Další norma popisuje správný způsob opravy a přepracování DPS. Norma pro výrobu originálních zařízení a kritéria pro způsob a vlastnosti pájecích materiálů.

V kapitole 4 jsou blíže popsány sběrnice CIB a EBM. Důležitou součástí práce bude popis funkce sběrnice, její topologie a příklad jednotky dané sběrnice.

Kapitoly 5 popisuje technologie výroby desek plošných spojů (DPS). Popis bude informovat o teorii, návrhu a tvorbě DPS. Pro zařízení je třeba podmínek, jež je třeba nastavit při tvorbě nového programu pro DPS. Popis programu pro tvorbu elektrických schémát a desek plošných spojů.

Kapitola 6 bude popisovat průběh vlastního návrhu schématu zapojení. Vlastnosti pouzdra pro vložení hotového výrobku. Bude zde popis schémat pro komunikaci, napájení a nastavení převodníku. Popis vlastností a propojení čipů Lattice ICE5LP4K a LAN9303. Převodník bude mít programovací konektor, reset tlačítko a na hlavním panelu indikaci pomocí LED diod.

Kapitola 7 se bude zaměřovat na fyzické rozložení jednotlivých obvodů. Cílem je dosáhnout rozložení, jež umožní umístění převodníku do standardního modulu iNELS.

V kapitole 8 je popsána kompletace převodníku do pouzdra a v kapitola 9 je popsán způsob ověření funkčnosti zařízení pomocí softwarového testovacího programu od firmy Elko EP.

V závěru práce je uvedeno zhodnocení dosažených výsledků.

2 Význam inteligentní elektroinstalace iNELS

Firma ELKO EP s.r.o. vyrábí a vyvíjí produkty systému iNELS. Jedná se o inteligentní elektroinstalaci, jež slouží jako integrace použitých systémů a ovládání, procesů a technologií v domě. Lze komplexně řešit ovládání domu, který je brán jako jeden funkční celek. Na rozdíl od klasické elektroinstalace, jež byla primárně určena pro spotřebiče a rozvody světla. Informace se neposílají po sběrnicích, ale po obvodech příslušného spotřebiče.

V inteligentních systémech je možné řešit regulaci a měření, spotřebu energie, osvětlení, ventilaci, klimatizaci, ovládání oken až po vizualizaci celého domu pomocí systému na mobilním zařízení nebo televizi.

Tato elektroinstalace je navržena způsobem, kdy navržené technologie koncipujeme do sběrnic, po kterých lze pomocí signálu posílat informace o činnosti zařízení a jeho projektování.

Systém je zaváděn zejména z důvodu vysokých požadavků zadavatelů na flexibilitu systému, její komfort a minimální spotřebu elektrické energie. Výhody zařízení je pohodlí uživatele na domov a to o inteligentní řízení a ovládání za minimální spotřebu. V našem případě bylo hlavním cílem rozšiřitelnost systému bez ohledu na náročnost zapojení. Systém se dá časem měnit a tím i systémy, jež jsou v domě použity. Napájení je zajištěno 27 V stejnosměrnými, tedy malým napětím. Zařízení jsou koncipována pro řízení větších celků.

Inteligentní elektroinstalace je řešena pomocí programu, kdy každému tlačítku je přiřazená určitá funkce, tedy nastavení, které má zařízení v danou chvíli vykonat a tedy sepnout. Postupem času lze tyto funkce měnit a tím i nastavovat celý program a systém jinak s ohledem na vývoj systémů. Pomocí programování lze zjistit, jak se zařízení bude chovat při stisku, senzorech zabudovaných v zařízení nebo diodách, kdy budou zobrazovat, pomocí červené a zelené indikační LED informaci o stavu daného zařízení, či stavu sběrnice.

2.1 Parametry sběrnic

BUS systém od firmy iNELS je sběrniceový systém, který spojuje centrální jednotku se všemi perifériemi jednotky. Díky tomuto systému sběrnic se jedná o systém centralizovaný, tedy centrální jednotka vyhodnocuje všechny signály na základě programu od uživatele a rozhoduje o vykonaných akcích.

Firma iNELS používá dva typy sběrnic a to sběrnici instalační CIB a sběrnici systémovou EBM.

Systém je napájen zdrojem stejnosměrným napětím 27 V DC připojeného přes oddělovač sběrnice od napájecího zdroje. Při řešení je třeba dbát na toleranci napájecího napětí, aby šlo o korektnost sběrnic.

3 Normy ČSN a EN pro zařízení.

Jedná se o technické normy a požadavky na dané zařízení, tedy výrobek. Pro vydávání a tvorbu se stanoví práva a povinnosti. Normy jsou závazné a to právem z právního předpisu. Orgán pro vytváření norem je Úřad pro technickou normalizaci a státní zkušebnictví. V normě jsou uvedeny technické požadavky na výrobek, norma a dokument.

3.1 Norma ČSN EN ISO 13849-1

Hlavní norma pro zařízení byla norma ČSN EN ISO 13849-1 z roku 2009, udávající Bezpečnost strojních zařízení – Bezpečnostní části ovládacích systémů – Všeobecné zásady o konstrukci. Norma popisuje strojní zařízení, pod které spadá celá elektrická část zařízení a tvorba správné funkce zařízení v inteligentním domě. Od zásad konstrukce a integrace bezpečnostních částí ovládacích systémů, včetně software. Norma ISO 13849 uvádí bezpečnostní funkce nebo úrovně vlastností, které mají být použity pro programovatelný elektrický systém.

Daná norma je vztahována na bezpečnostní části ovládacích systémů. Ovládací jednotky pro ovládání, zpracování a monitorování. Životní cyklus bezpečnostního software platí pro aplikační software.[10]

3.2 Norma EN IPC 7711/7721

Norma popisuje návod, jak řešit opravy desek plošných spojů a přepracování elektrických sestav. Jde o normu zaměřenou hlavně pro vývojáře a osoby zodpovídající za opravy DPS.

Jedná se o přepracování, modifikaci a opravu elektrických sestav, aby byla zaručena kompatibilita pro různé typy technologií.

Dělí se na části:

První část přináší pokyny a návody pro všechny postupy a zahrnuje standardy společné pro přepracování, opravy a modifikace.

Druhá část popisuje postupy využití nástrojů, materiály a metody potřebné k odstranění nebo výměně povrchově montovaných, či vývodových součástek.

Třetí část popisuje modifikaci sestav a opravy laminátu, vodičů.

3.3 Norma IPC-A-600

Standart pro přijatelnost elektronických sestav. Využití hlavně při výrobě originálních zařízení a EMS. Norma je zaměřena na výrobu tiskových desek a chyb ve výrobním procesu, díky zlepšování kvality DPS. Kontrola kvality desek a základní požadavky pro všechny třídy výrobků.

3.4 Norma IPC-SM-840

Specifikace definuje kritéria způsobu a vlastností pájecího materiálu tak, aby bylo třeba co nejméně testovacích pokusů. Stanovuje požadavky tištěných desek a materiálů.

4 Vlastnosti a specifikace sběrnic CIB a EBM

Nejdůležitějším z pojmů pro inteligentní elektroinstalace a jejich sběrnic jsou topologie sítě a tím centralizovaný systém. Jde o fyzické připojení členů tak, aby daná komunikace posílala mezi sebou správné informace po sběrnici a tím nedošlo k jejich narušení. Pokud systém je připojen k internetové síti, platí pro něj také dle daných pravidel a tím, abychom zabránili rušení a případným okolním vlivům na zařízení nebo více informací na jedné smičce. [2]

Mezi základní prvky systému iNeils jsou centrální jednotky. Tyto jednotky podporují připojení více větví instalační sběrnice CIB. Daná sběrnice hlavně slouží pro komunikaci sběrnic, jež jsou připojeny perifériemi sběrnice jednotek a jsou také z těchto jednotek napájeny. Pokud je více než dvě sběrnice CIB v soustavě, poté se soustava rozšíří k centrální jednotce prostřednictvím externích masterů sběrnice EBM. [9]

4.1 CIB

Sběrnice Common Installation Bus (CIB) byla vyvinuta společností TECO a.s. Jedná se o dvou vodičovou sběrnici s libovolnou topologií, jejíž primární účel je připojení periférií modulu k externímu masteru nebo centrální jednotce. Slouží jako napájení jednotlivých členů, senzorů, datových sítí. Komunikace mezi jednotkami řešena napájecím napětím, jež je stejnosměrné. Sběrnice je napájena ze zdroje stejnosměrného napětí 27 V, zdroj však musí být připojen přes oddělovač sběrnice od napájecího zdroje. Přenos dat probíhá dle stanovených pravidel, jež jsou přesně dány pro typ sběrnice. Jeho přenosová rychlost sběrnice CIB dosahuje 115 200 bps.

Napájení periferních jednotek, jež jsou připojeny ke sběrnici CIB napájí sběrnice, proto je třeba brát zřetel na maximální zatížení a úbytek napětí. Sběrnice musí splňovat podmínky tolerance napájecího napětí. Na jednu větev lze umístit až 32 jednotek.

Sběrnice CIB má velký dosah a je snadno rozšiřitelná. Jedná se o konfigurovatelný, modulární systém. Komunikace probíhá v modelu master-slave. Akční členy a senzory lze od řídicí jednotky pomocí metalického kabelu připojit do vzdálenosti 300 metrů a pomocí optického kabelu, až do vzdálenosti 1,7 kilometrů bez snížení rychlosti odezvy. [4]

4.1.1 Topologie instalačních sběrnic CIB

Jedná se o způsob zapojení periferních jednotek sběrnic. Všechny části systému jsou spojeny přenosovým médiem a to sběrnici. Topologie sběrnic je libovolná.

Mezi topologie využívané v sítích nebo komunikačních systémech automatizace budov lze řadit tyto – liniová, hvězdicová nebo stromová. Díky těmto topologiím plynou přístupy vedení kabeláže pro systémy iNELS.



Obrázek 1: Příklady CIB topologií - a) liniová, b) hvězdicová, c) stromová

4.1.2 Jednotky na sběrnici CIB

Hlavním ukazatelem maximální konfigurace jedné větve instalační sběrnice CIB je maximální počet periferních jednotek a maximální proudové zatížení.

Dalo by se říci, že na jednu větev CIB je možno připojit maximálně 32 periferních jednotek, pokud je dodrženo celkového proudového zatížení větve. Součet všech sběrnic CIB na jedné větvi může být maximálně 1A.

U každé větve je třeba nechat rezervu a tím naplno nevyužívat kapacitu sběrnice a to z pohledu příkonů jednotek.

4.1.3 Jednotka MI3-02M

Jedná se o externí master sběrnice CIB, jež umožňuje rozšíření počtu připojených periferních jednotek iNELS3 k centrální jednotce CU3-02M a další dvě větve instalační sběrnice CIB. Kombinací centrální jednotky CU3-01M a osmi externích masterů MI3-02M lze dosáhnout maximální kapacity systému iNELS až 576 periferních jednotek. Jednotky MI3 jsou napájeny ze zdroje PS3-100/iNELS. Pro napájení větví sběrnice XIB je nutno použít oddělovací člen BPS3-02M. Stav každé větve sběrnice CIB je signalizován příslušnou dvoubarevnou LED diodou na čelním panelu jednotky.[7]



Obrázek 2 Master MI3-02M

4.2 EBM

EBM je systémová sběrnice, sloužící k připojení centrální jednotky nebo převodníku iNELS. Využívá se kvůli velikosti sběrnice, kdy nejsou dvě sběrnice CIB dostatečné na centrální jednotce nebo maximální proudové zatížení na 2A. Poté je třeba rozšíření sběrnice CIB. Rychlost přenosu sběrnice EBM je 115 200 bps.

4.2.1 Topologie instalační sběrnice EBM

Sběrnice EBM má liniovou topologii, musí být na obou koncích zakončena pomocí zakončovacího rezistoru s hodnotou odporu 120 Ω mezi svorky EBM+ a EBM-. Rozdíl od sběrnice CIB, kde se tyto typy daly dělit.

4.2.2 Jednotka CU3_C

Jedná se o centrální jednotku systému iNELS, kdy jsou tyto jednotky prostředníkem mezi uživatelským programovatelným prostředím a ovladači, jednotkami a aktory připojenými na sběrnici. Na jednotku je možné připojit až dvě větve sběrnice CIB, přičemž na každou sběrnici lze připojit až 32 jednotek iNELS. Centrální jednotka je vybavena RF modulem umožňujícím komunikaci s vybranými jednotkami ze systému iNELS RF Control. Uživatelský projekt a remanentní data jsou uloženy na vnitřní paměti a tedy data jsou zálohována i bez přítomnosti napájecího napětí. Záloha reálného času po dobu 10 dnů. Konektor RJ 45 Ethernet portu se nachází na čelním panelu jednotky, rychlost přesunu je 100Mbps. CU3-02M v provedení 6-MODUL jsou určeny pro montáž do rozvaděče na DIN lištu EN60715.

EBM se vyznačuje přísně liniovou topologií a vodiče se připojují na svorky EBM+ a EBM-, přičemž vodiče není možno zaměnit. Při instalaci EBM je nutné dbát všech požadavků na instalaci rozhraní RS485. Maximální délka větve sběrnice EBM je cca 500 metrů. Sběrnice EBM musí být na obou koncích zakončena rezistorem se jmenovitou hodnotou odporu 120 Ω . [8]



Obrázek 3 Centrální jednotka CU3-02M

5 Teorie návrh a konstrukce DPS

Při nástupu výkonných obvodů přišla nutnost pečlivějšího návrhu DPS. Pro tvorbu schémat využito knihovny schematických značek součástek a symbolů nebo vytvoření nové součástky a pouzdra, pro fyzickou existenci na DPS.

5.1 Návrh DPS

Návrh DPS spočívá v tvorbě pouzder součástek, nastavení technologických podmínek, definice obrysů desky, rozmístění součástek, návrh vedení spojů, finálních úpravách, kontrole návrhových pravidel a generování technologických dat.

Je třeba brát zřetel na tyto hlediska:

- Vyrobitelnost - deska musí být vyrobitelná. Je třeba určit počet vrstev DPS, respektovat třídy přesnosti a vůbec mít na zřeteli technologické možnosti výrobců a formáty výrobních technologických dat. Dále brát do úvah ekonomickou otázku.
- Osazování a pájení – způsob osazování navrhované desky ovlivňuje požadavky na definici pouzder součástek a jejich rozmístění na desce plošného spoje.
- Elektrická funkce – hledisko elektrické funkce je velmi obsáhlé. Na základě znalosti funkce obvodu navrhovaného plošného spoje musí být provedeno správné rozmístění součástek, při návrhu vedení spojů musí být provedeno správné rozmístění součástek, musí být respektována pravidla maximálního proudového a napěťového zatížení spojů, otázky přeslechů, impedancí, zpoždění při šíření signálů, způsobu zemnění, odvodu tepla.[1]

5.2 Nastavení technologických podmínek

Nastavení programu je velmi důležitý předpoklad pro další postup návrhu DPS. Způsob jednotlivého nastavení je dán systémem, uživatelem nebo firmou, jež má své požadavky na tvorbu a omezení vlastností DPS.

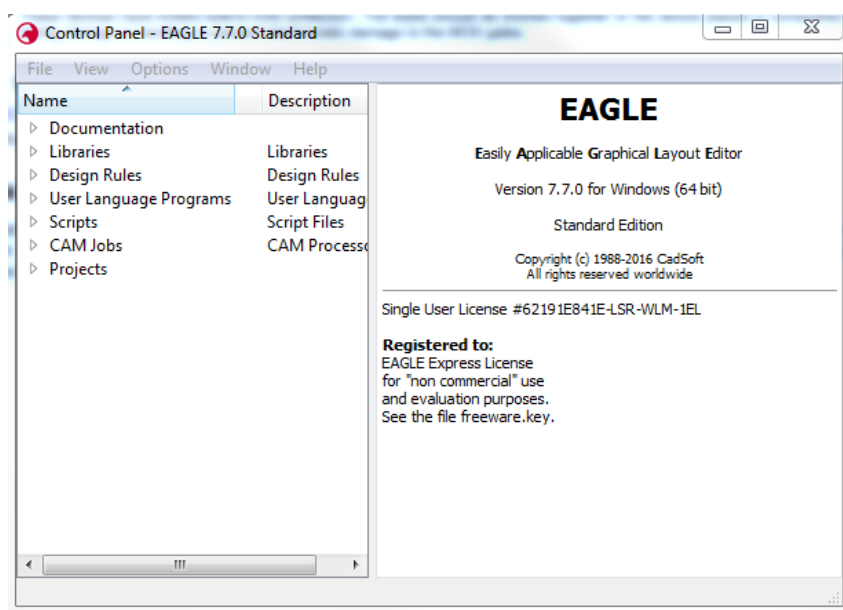
Hlavní položky:

- Rastr – nastavení rozměrových jednotek pro tvorbu a návrh DPS. Pro řešení bylo nastaveno 0,1inch. Obvyklý rozměr 5 mil se využívá nejčastěji.
- Vrstvy – jedná se o vrstvy vedení cest a rozlévání například zemnicí plochy nebo napětí. Dále je třeba brát zřetel na počet vrstev, kdy větší počet vrstev je ekonomicky náročnější na výrobu.
- Izolační vzdálenost – využití hlavně u uzlů, tuto hodnotu lze nastavit ve schématu.
- Šířka spojů – jedná se o velikost spojů, tedy cest. Hlavním kritériem je třída přesnosti, kdy spoj musí tuto hodnotu splňovat. Dále musíme brát zřetel na vedení spojů a to libovolná hodnota a nejlépe využití 90°, 45° na desce. Třeba brát na zřetel použití prokovů, jež musí být větší než 0,3 mm a použití autorouteru na DPS.

- Prokovy – jedná se o průchody mezi dvěma vrstvami na DPS, jež jsou vodivé. Po konzultaci při výrobě desky C pro výrobu DPS lze vyrobit prokovy velikosti minimálně 0,3 mm. Menší hodnotu nelze v ČR vyrobit, tedy pro řešení ho nelze použít. Jako nejčastější velikost se používá 0,5 mm.

5.3 Program Eagle pro návrh DPS

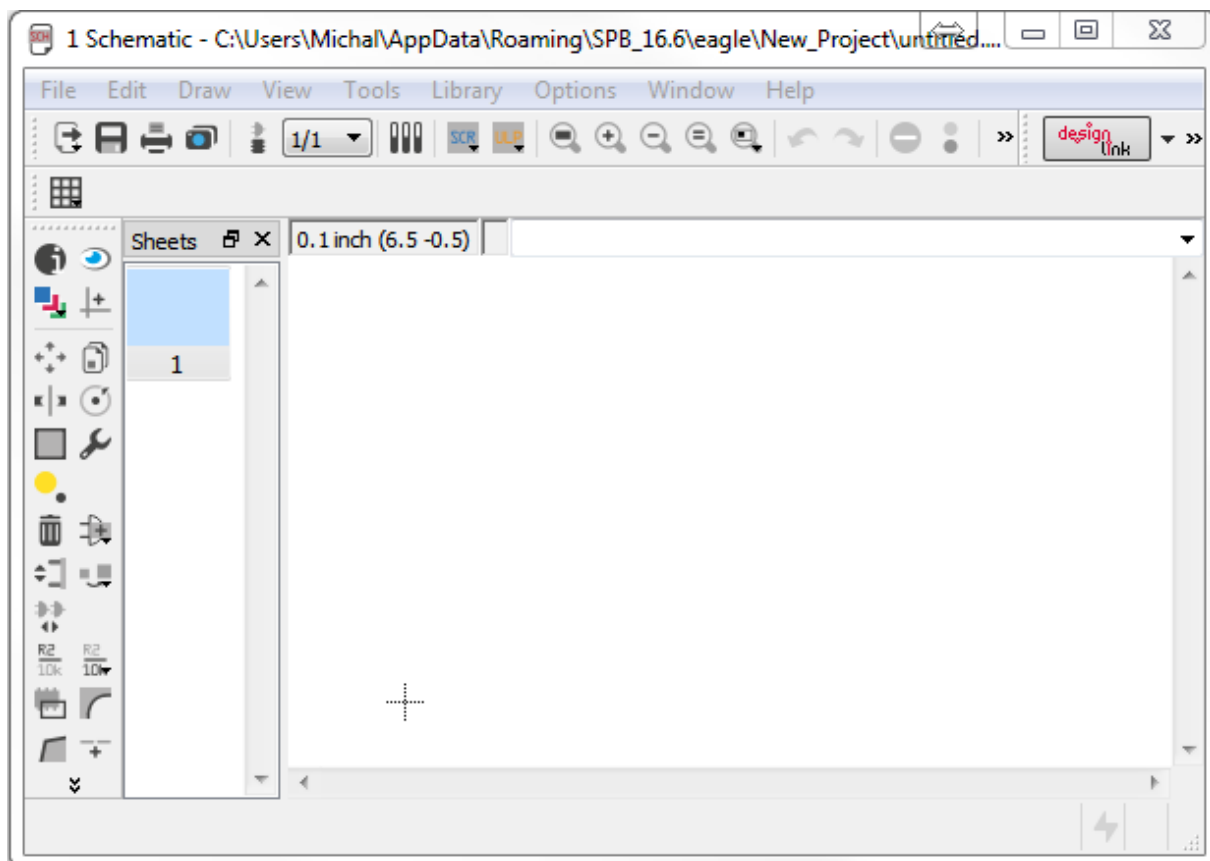
Po konzultaci s firmou Elko EP pro zvolenou práci bylo vybráno hardwarového programu od firmy Eagle, kdy se jedná o grafický editor plošných spojů. Výkonný nástroj pro návrh a výrobu desek plošných spojů. Program obsahuje schematický editor pro návrh schémat obvodů a zapojení.



Obrázek 4: Hlavní panel programu Eagle verze 7.7.0

Program je složen ze tří hlavních modulů a to:

- Editor spojů – jedná se o možnost návrhu desek plošných spojů při využití klasických nebo SMD součástek, jež jsou uloženy v knihovnách. Knihovny jsou dodávány k programu, anebo lze tyto součástky dotvořit v programu přes editor. Lze použít až 16 vrstev pro osazení součástek.
- Editor schémat – schémata jsou možná navrhovat až na 99 listů, kdy desku ze schématu lze vytvořit pomocí jednoho příkazu v programu.

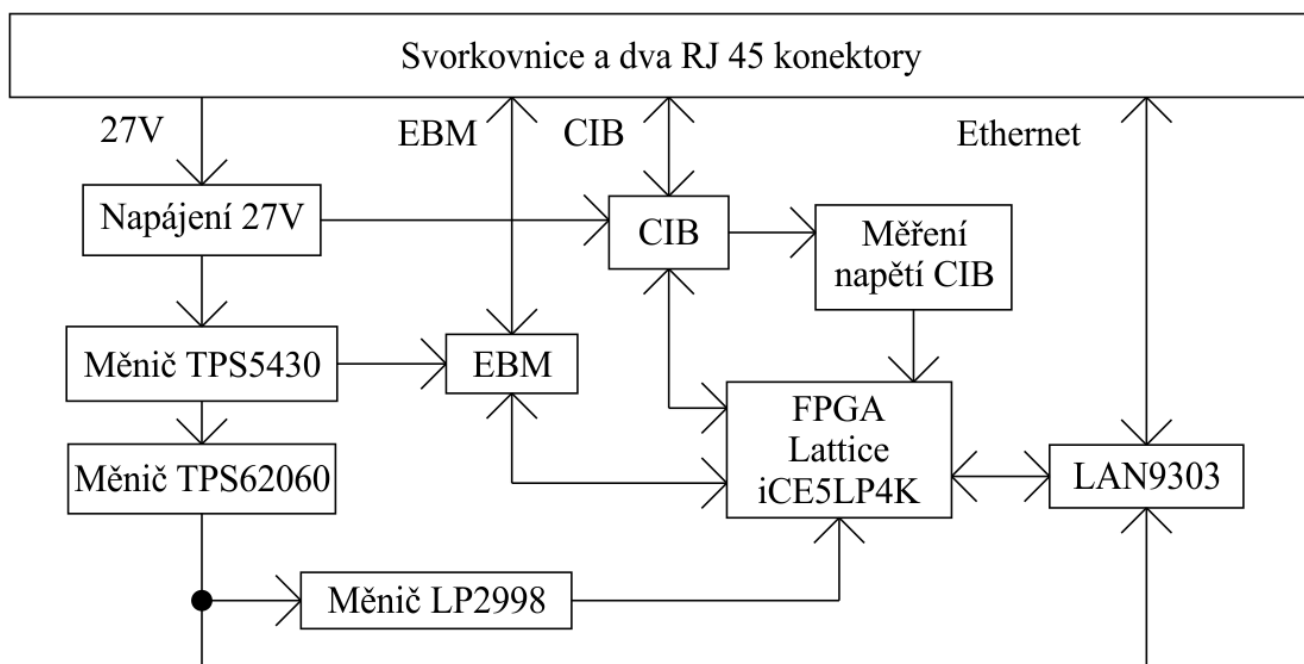


Obrázek 5 Editor schémat programu Eagle

- Autorouter – jedná se o systémovou úpravu automatického rozmístění součástek na desce a jejich propojení vodiči. V programu lze nastavit vlastnosti a pravidla pro propojování mezi součástkami.

6 Praktické řešení návrhu DPS

Návrh je tvořen v programu Eagle z částí, jež zařízení musí splňovat dle požadavků zadavatele a tím komunikovat pomocí FPGA, jež je v zařízení bráno jako ovládací prvek celé soustavy, kdy po nahrání softwarového programu lze čipem řídit správnou funkci sběrnice a informace, co bude poslána po typu sběrnice do správného zařízení, jež danou práci bude vykonávat. Hlavní výhodou tohoto zařízení je propojitelnost pomocí Ethernetového kabelu k místní síti a tím celou soustavu připojit na místní síť a pomocí mobilního zařízení, či tabletu ovládat na dálku svůj dům a tím zařízení v nich připojená.

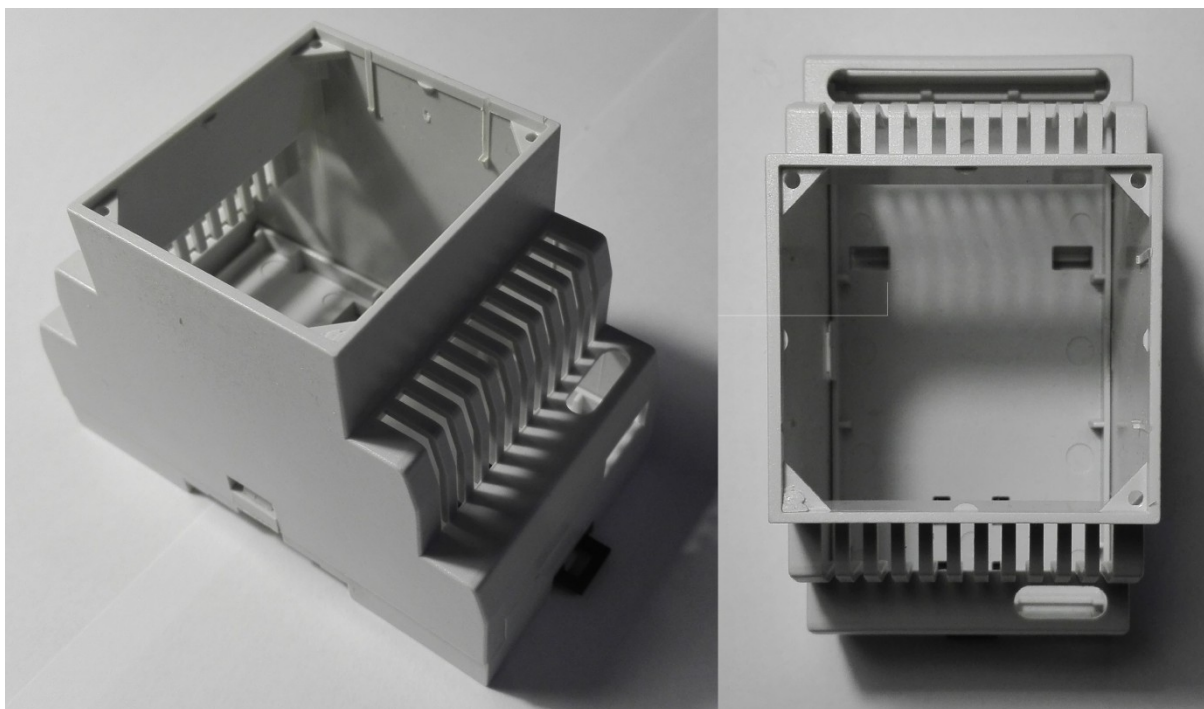


Obrázek 6 Funkční návrh převodníku

Deska plošného spoje je z komunikační části sběrnice přebrána od firmy iNELS, kdy bylo třeba zkontrolovat, zda komunikace dokáže správně pracovat. Přidány další prvky zařízení, potřebné pro hotovou kompletizaci

DPS se skládá ze součástek, jež jsou dle specifikací prvků a typu sběrnice zapojovány do velkých celků a tím jsou tvořeny desky plošných spojů zařízení o větším počtu součástek na desce, či deskách k nim připojeným.

DPS jsou složeny z jednovrstvých nebo vícevrstvých desek, kdy pro výrobní celek zařízení bylo zvoleno po konzultaci s vedoucím práce dvouvrstvé zapojení všech 4 desek, jež se budou v zařízení využívat. Důvod na rozdělení těchto desek byla velikost pouzdra, do které se desky musí vejít a zařízení v něm bude fungovat v reálném procesu na DIN liště. Musí být tedy vytvořen přístup k programovacímu konektoru, či reset tlačítku na DPS. Ukázka pouzdra je nafovcena na Obrázek 7.



Obrázek 7: Pouzdro na DIN lištu bez DPS z boku, vrchu

6.1 Napájení systému a jeho částí

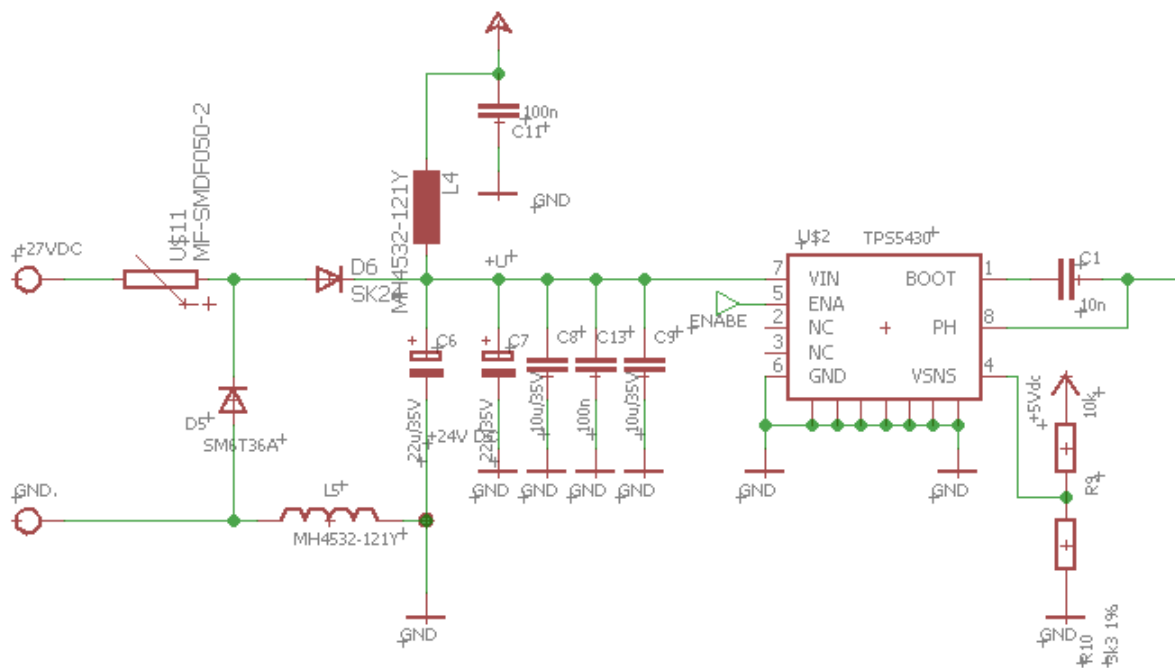
Napájení je jednou z nejdůležitějších částí zařízení a tedy je třeba brát na tuto část velký zřetel, abychom napájeli součástky správným napětím a tedy nedošlo k jejich přehřívání, či následné deformaci. Pro zařízení od firmy iNELS je využíváno jako hlavní napájení 27V DC, kdy z tohoto napětí je následně pomocí měničů změněno napětí pro nižší hodnotu a tedy hodnotu potřebnou k součástkám.

6.1.1 Napájení 27 V DC

Napájení 27 V DC je nejvíce využíváno pro sběrnici typu CIB, kdy tato sběrnice funguje na 24V, ale při menších ztrátách a omezení lze dle specifikací jednotku i sběrnici napětím bez problémů napájet a zabezpečit tak její funkčnost v inteligentním domě. Je možné pomocí děličů napětí snížit na nižší hodnotu napětí, takovou hodnotu, jež je požadována dle specifikací daných typů prvků v dalším řízení soustavy.

Nutností při napájení sběrnice CIB je zapojení zařízení ve správné polaritě vodičů (CIB+, CIB-). K této komunikaci je i následně připojena indikační LED, jež indikuje, že sběrnice správně funguje a tedy ověření správné funkce napájení, či komunikace zařízení

Systém musí být vybaven v propojení se záložním zdrojem elektrické energie pro případ poruchy nebo výpadku elektrické energie a tím výpadku celého systému. Odezva sběrnice CIB při kompletním zaplnění jednotek na větvích by se měla pohybovat pod 150 milisekund. [11]



Obrázek 8: Zapojení měniče z hodnoty 27 V na 5 V DC

Na Obrázek 8 je zobrazeno napájení sběrnice, kdy přes usměrňovací prvky vyčistíme hodnotu napětí a pomocí kondenzátorů a měniče TPS5430 parametrizujeme hodnotu napětí z námi vstupujících 27V na 5,5V DC. Obvod má resetovatelné pojistky PTC prvku MF-SMDF050.

Prvek TPS5430 má široký rozsah vstupního napětí, proto velice dobře využitelný v systémech iNELS, jeho další výhodou je vysoká účinnost okolo 95 %. Prvek je složen z integrovaného MOSFET spínače, kdy je na bázi spínače přivedeno vstupní napětí.

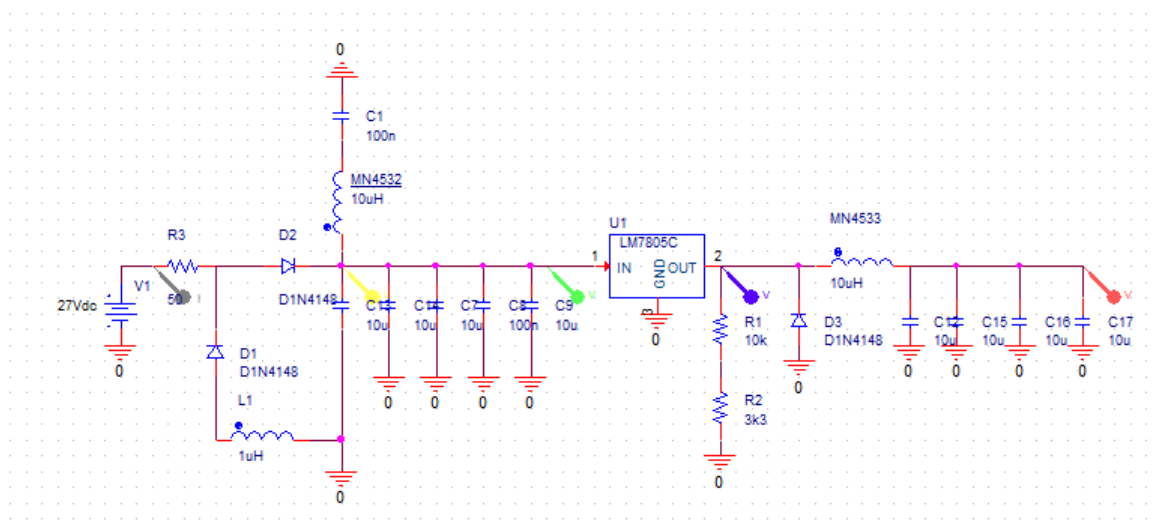
Tabulka 1: Parametry prvku TPS5430 [11]

DESIGN PARAMETER	EXAMPLE VALUE
Input voltage range	10 V to 35 V
Output voltage	5 V
Input ripple voltage	300 mV
Output ripple voltage	30 mV
Output current rating	3 A
Operating frequency	500 kHz

Dle tab. 1 lze vyčíst vstupní a výstupní napěťové požadavky na prvek. Obvod je omezen cívkou, která je navržena s větší výstupní hodnotou a menší hodnotou uzavřené smičky. [3]

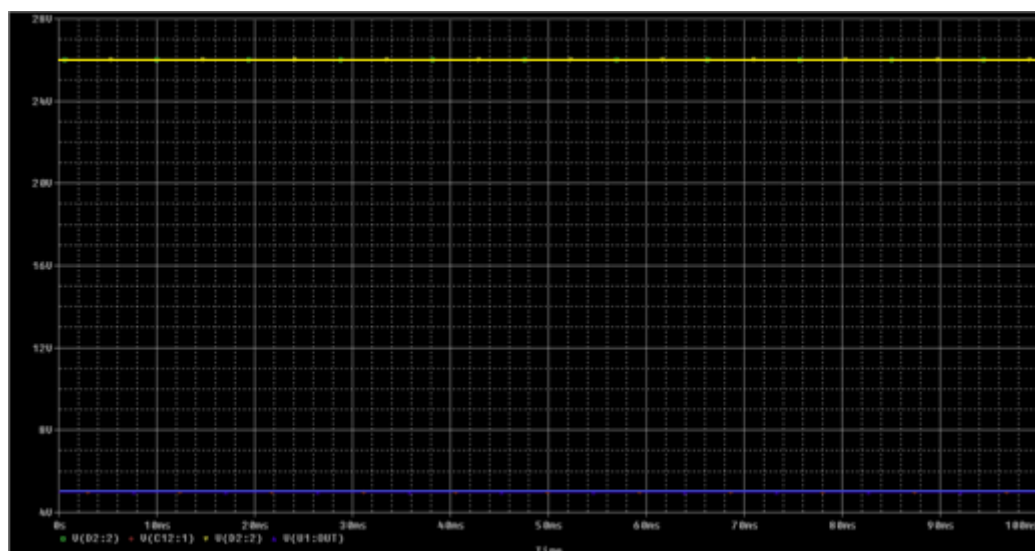
Pro kontrolu schéma zapojení bylo následně využito program OrCad s vizualizací PSpice.

Z program Eagle část schéma zapojení přetvoříme se součástkami i jejich hodnotami do programu OrCad. Přivedeme sondy na cesty zapojení, vytvoříme graf napětí na vstupu a výstupu celého zapojení.



Obrázek 9 Schéma zapojení v programu OrCad[15]

Pomocí vizualizačního programu se zobrazí již zmiňovaný graf napětíových hodnot pro ověření obvodu a kontroly, zda na výstupu se nachází námi požadovaných 5V.

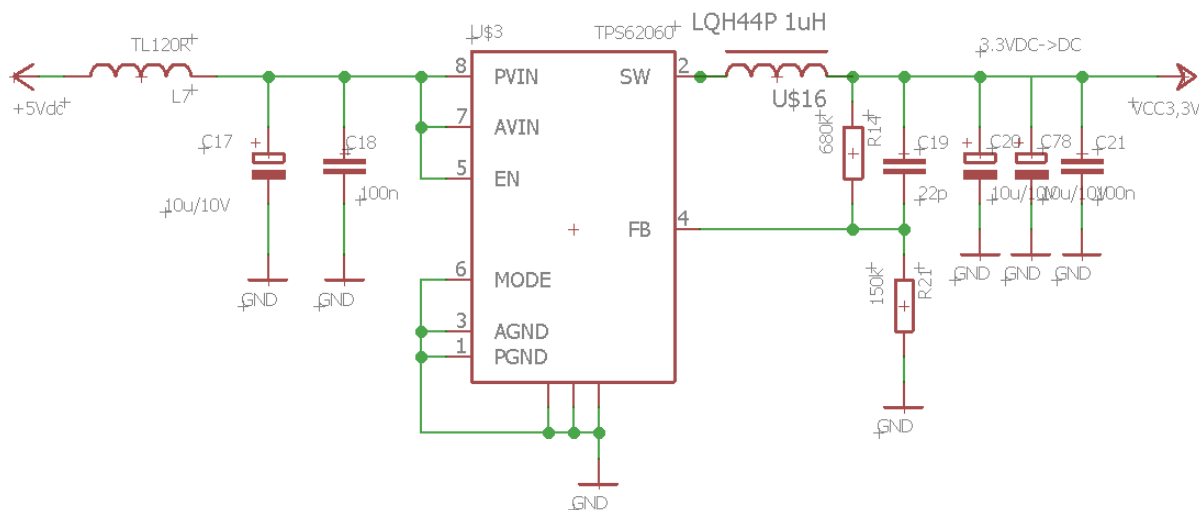


Obrázek 10Graf změny napětí pomocí vizualizace PSpice[15]

V grafu je zobrazeno žlutě napětí 27 V vstupní části obvodu. Výstupní modře naměřeno 5 V. Ověření správnosti zapojení součástek v obvodu tedy vyhovuje podmínkám. Tato hodnota ověřena v konečném závěru projektu. Čáry mají špatnou viditelnost z důvodů nastavení vizualizačního programu PSpice.

6.1.2 Napájení 5V DC

Po přivedení napětí z měniče TPS5430 přes tlumivku o hodnotě $120\ \Omega$ vede napětí do měniče TPS62060, kde se změní hodnota ze vstupních 5 V na 3,3 V pro jednu část součástek a 1,2V pro komunikační model, kdy pomocí prvku usměrněno napětí na požadovanou hodnotu pro komunikační prvky zařízení, k části komunikací po sběrnicích.



Obrázek 11 Zapojení měniče z hodnoty 5 V na 3,3 V DC

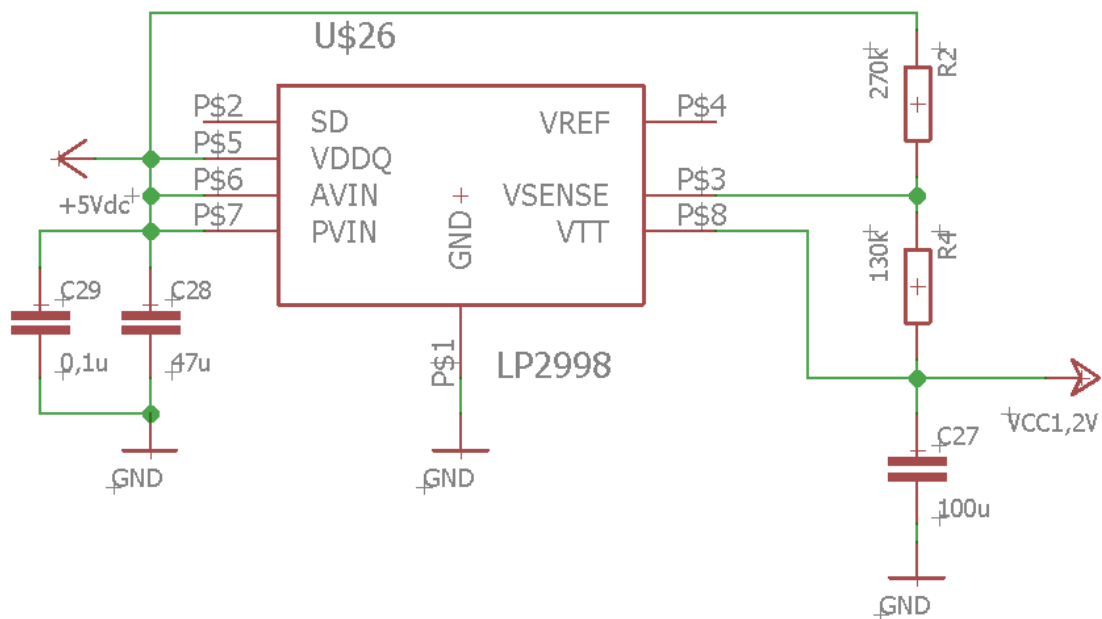
Měnič TPS62060 má rozsah výstupního napětí od 2,7 do 6V. Kdy jsme si pomocí kondenzátorů a odporů ve schématu tuto hodnotu ustanovili na 3,3V DC.

6.1.3 Napájení 3,3V DC

Napájení 3,3 V je jedno z nejvyžívanějších napětí v soustavě prvků. Jeho využití je od komunikací sběrnice CIB, až po její měření napětí na sběrnici. Napájení síťových prvků LAN9303 a konektorů RJ 45, až po jednojádrový mikročip Lattice a nastavení funkce LED diod na hlavním panelu.

6.1.4 Napájení 1,2V DC

Ukončovací regulátor nebo také lineární LP 2998 je určen hlavně kvůli čipu Lattice, kdy po kontrole dle datového listu, potřebuje čip dle doporučených provozních podmínek napětí 1,2 V pro jádro. Na vstup přivedeme napětí 5 V DC a z něho pomocí regulátoru tuto hodnotu měníme.



Obrázek 12 Zapojení měniče z hodnoty 5 V na 1,2 V DC

Pro lepší stabilitu regulátoru je výhodnější pro vstupní stabilitu využít kondenzátoru a to i v důsledku velkých přechodových zatížení, aby se zabránilo před výpadkem pinu PVIN. Díky propojení pinů VIN a AVIN, bylo třeba použít dle datového listu kondenzátor s kapacitou 47uF, jež by měl být umístěn co nejbližší k cestě pinu PVIN pro jeho správnou funkci a dále pro AVIN keramický kondenzátor o velikosti 0,1uF. Z důvodu zabránění nadměrného hluku ze strany spojek do zařízení.

LP2998 je navržen tak, aby byl citlivý na velikost výstupního kondenzátoru. Kondenzátor bude využit pro výstup VTT a jeho požadavky na zatížení přechodové odezvy. Jako doporučený kondenzátor se udává keramický kondenzátor o hodnotě od 10 do 100uF. [12]

6.2 Sběrnice CIB

Obsah této kapitoly podléhá utajení z důvodu ochrany firemního tajemství společnosti Elko EP s.r.o. a proto je neveřejný. Plné znění této práce je uchováno na sekretariátu katedry Kybernetiky a biomedicínského inženýrství.

6.3 Sběrnice EBM

Obsah této kapitoly podléhá utajení z důvodu ochrany firemního tajemství společnosti Elko EP s.r.o. a proto je neveřejný. Plné znění této práce je uchováno na sekretariátu katedry Kybernetiky a biomedicínského inženýrství.

6.4 Svorkovnice ETB13

Jedná se o svorkovnici pro připojení konektorů. Každá svorkovnice má tři zdířky. Na desce bude 9 zdířek a to pro napájení 27 V, druhá zdířka minusový pól, sběrnice CIB1+, CIB1-, CIB2+ a CIB2-. Sběrnice EBM+ a EBM- a poslední zdířka zem (GND).

Tabulka 2 Zdířky svorkovnice na DPS

Zdířka	Konektor
1	27 V
2	-
3	CIB1+
4	CIB1-
5	CIB2+
6	CIB2-
7	EBM+
8	EBM-
9	GND

6.5 Síťová komunikace

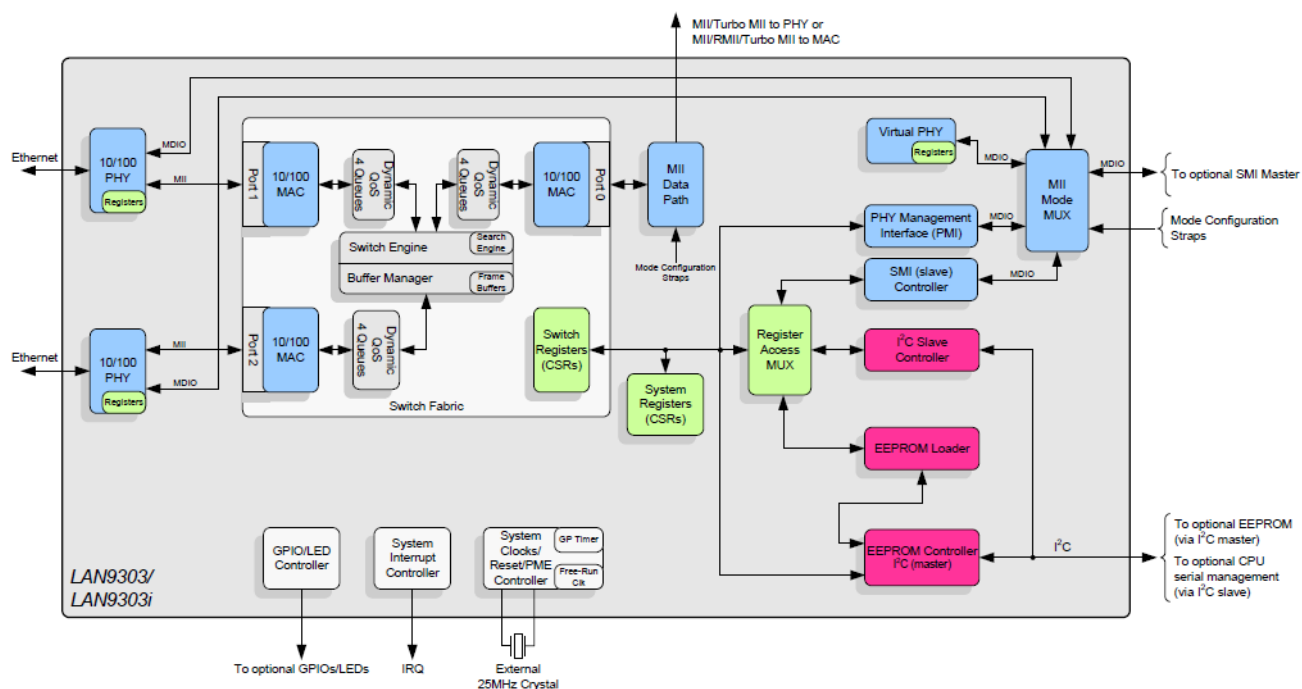
Komunikace řešena pro možnou schopnost zařízení připojit se pomocí čipu LAN9303 do Ethernetového kabelu RJ45. Vytvořit inteligentní elektroinstalaci. Konektor je k čipu Lattice připojen pro komunikaci přes Ethernetový mikročip LAN9303.



Obrázek 13 Konektor RJ45 pro síťovou komunikaci [5]

6.5.1 LAN9303

Jde o vysoce výkonný mikročip, vybavený 3 portovým Ethernetovým přepínačem. Pro názornost zapojení systému je využito blokového diagramu, dle kterého lze zjistit, jak má být dané zařízení připojeno a tím eliminovat možné chyby v rámci vývoje nového zařízení. LAN9303 je napájen napětím 3,3 V, na kterém systém pracuje. Schéma zapojení viz. Příloha 2.



Obrázek 14 Blokový diagram LAN9303 [13]

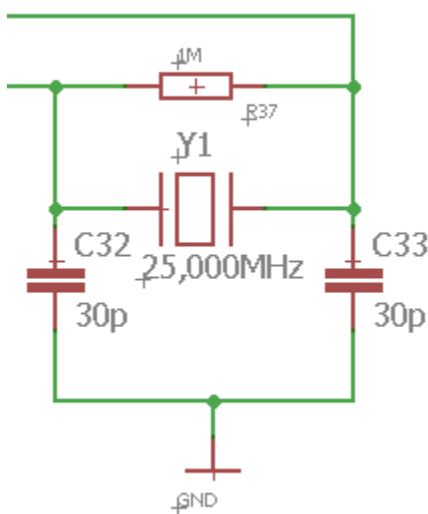
LAN9303 se skládá z komunikačních prvků, komunikujících s čipem Lattice. I2C komunikací, až po LED, či Ethernetovou komunikaci pomocí kabelu.

PHY vysílač a přijímač leží na IEEE 802.3 specifikaci protokolu Ethernet a 802.1 síťové specifikace, jež umožňuje kompatibilitu se standardizovaným Ethernet protokolem. Každý port má podporu full-half duplex provozu. Vnitřní EEPROM může být volitelně nakonfigurován tak, aby automaticky načtl uloženou konfiguraci do zařízení po resetu. Nastavení PHY je plně konfigurovatelné prostřednictvím rejstříků v rámci zařízení. Kontroler SMI umožňuje regulovat plnou sériovou správu zařízení prostřednictvím I²C nebo rozhraní MII, tedy tyto rozhraní umožňují větší flexibilitu při začlenění zařízení do provozu. Díky tomu umožňuje ukládání a načítání statických dat z EEPROM regulátoru.

Nejdříve bylo využito módu MII PHY MODE, kdy jsme po propojení s FPGA narazili na problém a to v omezení počtů pinů, kdy nám zbyly dva piny na FPGA, což je pro možný vývoj tohoto zařízení nepoužitelné, proto se celý systém musel vytvořit na módu RMII PHY MODE. Jeho výhodou je snížený počet pinů pro komunikaci s iCE5LP4K a tím uvolnění pinů, kdy po opravě má zařízení 9 volných pinů a tím může být celý systém vyvíjen dál.

PHY Mode RMII Port 0 se používá na připojení portů k externímu MAC, jež nepodporuje plné rozhraní. Tedy díky tomuto rozhraní se využívá portů: P0_OUTD [0:1], P0_OUTDV, P0_IND [0:1], P0_INDV a P0_OUTCLK. [13]

K systému připojena ethernetová komunikace pod označením ETH, jež je přivedena jako signál se sběrnice CIB do čipu. Pod pinem NRST se nachází tzv. reset celého systém, kdy pomocí tlačítka je možno resetovat Lattice i LAN9303, tedy celé zařízení. Zařízení napájeno napětím 3,3 V, kdy je třeba všechny složky napájet. Programovatelný vstup pro informaci o naprogramování a tím změně programu. Propojení s konektorem RJ 45 pro komunikaci pomocí sítě přes kabel a indikace LED diod na konektoru.



Obrázek 15 Zapojení krystalu na LAN9303

Řadič hodin generuje všechny systémové hodiny, požadované zařízením. Modul je přímo propojen s krystalem 25MHz, generujícím dělení časovače, pro každý interní modul. Časový, 16 - bitový spínač pro všeobecné použití. Porty 39 a 40 čipu LAN9303, umožňují snížení spotřeby fyzického módu a režimy detekce vypnutí.

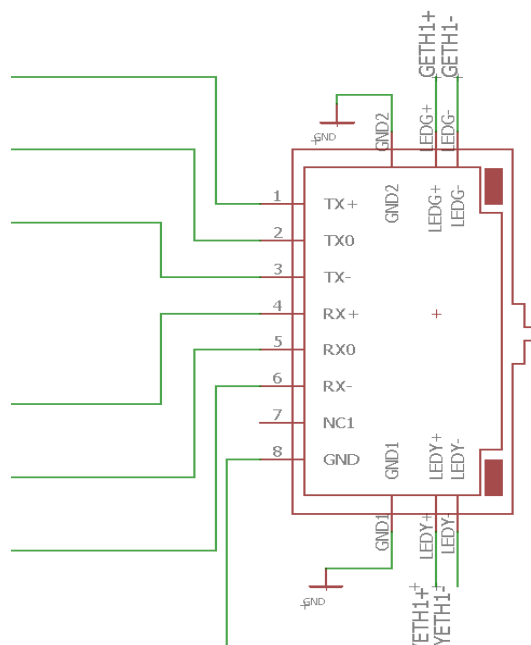
6.5.2 Konektory RJ45

Modulární konektor stíněný s LED pro napájení z Ethernetu o rychlosti 10/100 Base. Na konektoru jsou dvě diody, jedna indikující pro naše řešení aktivitu a druhá přesun informací po kabelu. Většinou jsou tyto barvy od výroby na koncovce dány jako oranžová a zelená. Nastavení konfigurace na použití LED pinu na čipu LAN9303 se řeší pomocí tab. 2. Lze rozhodnout o typu funkce, pro daný pin a systém nastavit dle požadavků na konektoru.

Tabulka 3: Nastavení pinů na LAN9303 [13]

	00b	01b	10b	11b
LED5 (GPIO5)	Link / Activity Port 2	100Link / Activity Port 2	TX Port 0	TX_EN Port 0
LED4 (GPIO4)	Full-duplex / Collision Port 2	Full-duplex / Collision Port 2	Link / Activity Port 2	TX_EN Port 2
LED3 (GPIO3)	Speed Port 2	10Link / Activity Port 2	Speed Port 2	RX_DV Port 2
LED2 (GPIO2)	Link / Activity Port 1	100Link / Activity Port 1	RX Port 0	RX_DV Port 0
LED1 (GPIO1)	Full-duplex / Collision Port 1	Full-duplex / Collision Port 1	Link / Activity Port 1	TX_EN Port 1
LED0 (GPIO0)	Speed Port 1	10Link / Activity Port 1	Speed Port 1	RX_DV Port 1

Konektor je tedy pomocí Ethernetových pinů propojen s čipem LAN9303 a po připojení diod k tomuto zařízení by zařízení mělo plnit svou funkci a tím by mělo být schopno komunikovat s iCE5LP4K, po jeho naprogramování.



Obrázek 16 Zapojení konektoru RJ45 program Eagle

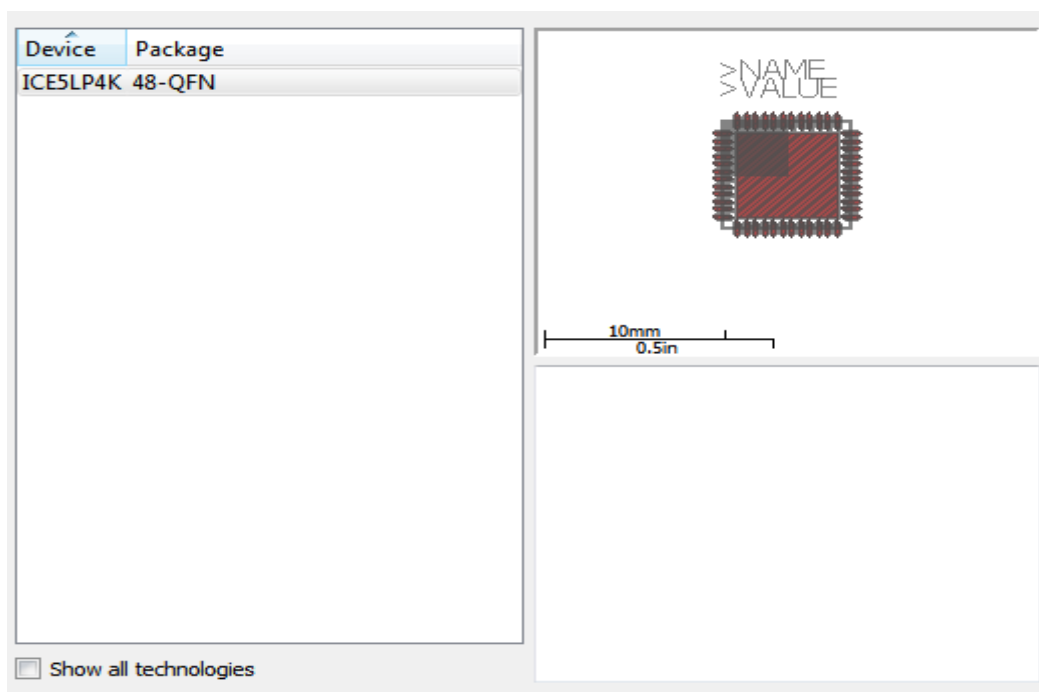
6.6 FPGA Lattice

Pro řešení komunikace bylo využito čipu od firmy Lattice a to čip z řady iCE40 Ultra a to typ ICE5LP4K, jež je určena pro nízký výkon mobilních aplikací a zařízení. Jedná se o jednojádrový mikročip, obsahující SPI a I²C bloky komunikací. Jednotka má 80kbit RAM, pro práci s logikou. Jedná se o uživatelsky konfigurovatelné zařízení s regulátory a bloky. Schéma zapojení viz. Příloha 1.



Obrázek 17 FPGA od firmy Lattice [14]

Pro mikročip bylo třeba vytvořit pouzdro 48QFN s kovovou ploškou pro uzemnění a chlazení čipu uprostřed spodní strany, na kterém je mikročip Lattice iCE40 nasazen. Pouzdro je tedy malé (7*7 mm) na boku s kontaktními ploškami.



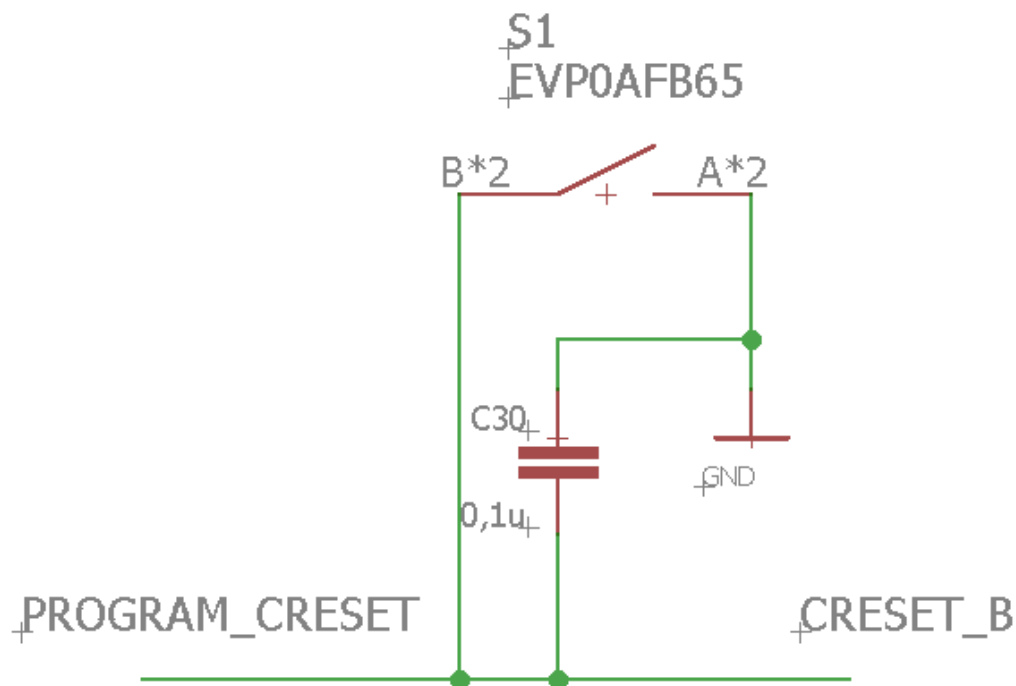
Obrázek 18 Pouzdro QFN pro Lattice

Mikročip byl nastaven několika piny, jako programovací. Pro připojení programovacího konektoru, jež půjde napojit na PC a tím celý systém zprovozní a nastaví dle požadavků uživatele a správné

funkce zařízení. Do zařízení bylo potřeba přivést signály ze sběrnice CIB a tedy abychom mohli kontrolovat, co se děje na daných smyčkách. Pokud by nastal nějaký problém na komunikaci, je připojen k FPGA chybový pin, jež by zobrazil chybu na zařízení. Další pin byl využit, jako resetovací pin, jež je i propojen s LAN9303 a tedy po stisknutí tlačítka by se měl celý systém resetovat, což je výhodné pro programátora a servisního technika, kdy má přímo tlačítko, které zmáčkne a zařízení samo splní svou funkci. Zařízení je z většiny napájeno 3,3V nebo 1,2, kdy po kontrole napájecích pinů bylo třeba i nižšího napětí, jak 3,3 V. Dále jsou zde piny pro konfiguraci mezi LAN9303 a Lattice, jež jsou potřeba pro přesun informací. Sběrnice EBM má zde své diody, kdy lze zobrazit funkci sběrnice a tedy ji pomocí FPGA vyhodnocovat. K tomu bylo třeba připojit piny pro příjem a odesílání po RS485 lince. Poslední připojená zařízení jsou indikační diody, kterými chceme indikovat funkci zařízení nebo chybu na čelním panelu zařízení.

6.6.1 Reset tlačítko čipu Lattice

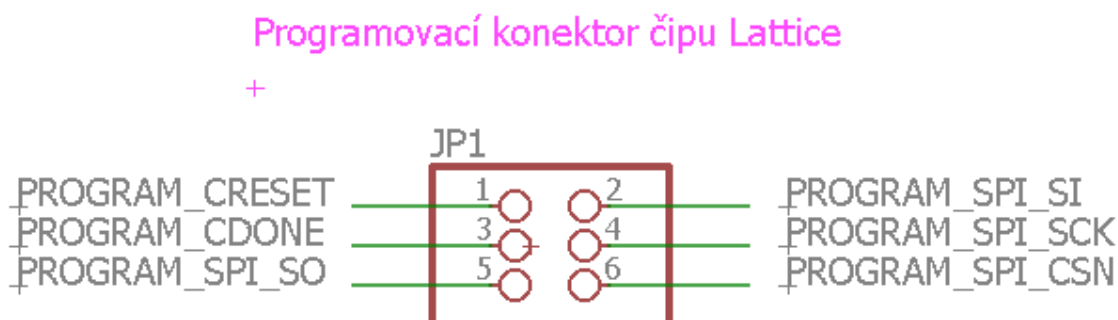
Reset tlačítko slouží jako resetovací pinu PROGRAM_CRESET zařízení. Při rozeptnutí tlačítka lze do čipu Lattice nahrávat program nebo se zařízením pracovat ve stavu aktivity a při vypnutí zařízení si tento program pomocí kondenzátoru dokáže zařízení zapamatovat. Při sepnutí se zařízení přepne do stavu, kdy se na vstupu pinu CRESET_B nastaví zem a tedy se resetuje celé zařízení i s programem, jež byl do zařízení nahrán. Výhodou tohoto tlačítka je při kontrole zařízení nebo při nastavování během využití v reálném systému, kdy při chybě lze celé zařízení resetovat, i když je stále napájeno napájecím napětím 27 V. Při resetování se smaže paměť na čipu Lattice, ale i na LAN 9303.



Obrázek 19 Reset tlačítko pinu CRESET

6.6.2 Programovací konektor čipu Lattice

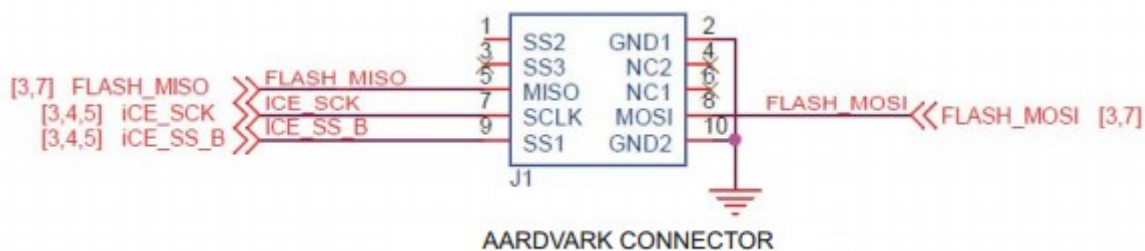
Konektor je zde potřeba z důvodů nahrání program do čipu Lattice. Počítač pošle program na čip Lattice a poté se programovací konektor vypne a přestane dále komunikovat a to z důvodů možného přístupu, kdy by se po nahrání chtěl někdo připojit k zařízení. Zařízení lze znovu nahrát až po stisknutí tlačítka RESET, kdy zařízení resetuje FPGA Lattice a uvolní se paměť pro načtený program. Konektor je složen z 6 pinů.



Obrázek 20 Zapojení pinů pro programovací konektor

PROGRAM_CDONE signalizuje konec konfigurace procesu pomocí pull-up rezistoru na výstupním pinu. Rezistor musí být trvale připojen na napětí 3,3 V. PROGRAM_CRESET slouží jako konfigurační reset vstupu celého zařízení z podmínek zapnutí. Pin CDONE připojen na rezistor s napájecím napětím 3,3 V. Zařízení přenáší data na výstup PROGRAM SPI_SO na hranu výstupu SPI_SCK. SPI_SCK řídí rozhraní čipu a pošle příkaz, přes pull-down rezistor SPI. PROGRAM_SPI_SI je sériový vstupní pin pro konfigurační režim. Pin PROGRAM_SPI_CSN komunikuje s PROGRAM_SPI_SCK a převádí informaci na konektoru.

Zařízení kontrolováno na desce pro konfiguraci čipu Lattice. Vytvořen propojovací kabel mezi deskou zařízení a programovací deskou. Schéma připojení konektoru je trochu jiné, než u našeho zařízení, proto je třeba brát zřetel na správné zapojení cest, aby nenastala neočekávaná chyba zařízení.

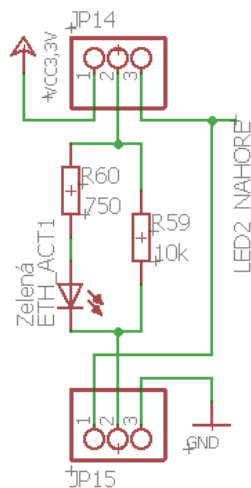


Obrázek 21 Zapojení konektoru pro ověřování

6.7 LED indikace stavů

Plastové pouzdro chrání komunikaci schovanou uvnitř. Indikace zobrazena pomocí LED diod na čelním panelu. Problém, jenž byl třeba řešit, aby diody byly správně propojeny s vypínači a přes desku

B1 správně vedeny, až do čipu LAN9303. Následně bylo po konzultaci s vedoucím třeba nastavení osvětlení at' pro logickou hodnotu 1 nebo 0, aby zařízení mohlo svítit v obou směrech zapojení po přepojení propojovacích pinů. Lze zvolit, zda LED dioda bude svítit při zapnuté 0 nebo 1. Řešení pomocí pinů, jež jsou v danou chvíli k sobě propojeny, směrem napětí přes diodu.



Obrázek 22 Nastavovatelná LED dioda

Zapojení je využité pro všechny LED diody, jež jsou v obvodu. Hlavním důvodem je možnost měnit polaritu diody a tedy cesty, přes kterou poteče napětí. Pro zařízení bylo využito tři typů LED diod a to zelené, červené a oranžové.

6.7.1 Rozdělení LED pro indikaci stavů

Při využití všech typů komunikací, plus připojení k síti bylo zapotřebí zobrazovat na hlavním panelu funkcí všech zařízení, jak pracují, abychom měli ověření správnosti funkce zařízení. Tedy pro každou komunikaci bylo využito dvou diod, které nám říkají, zda komunikace správně pracuje, zda je funkční v běhu nebo nastala chyba.



Obrázek 23 Deska plošného spoje C s LED indikací stavů

Sběrnice CIB (CIB1 i CIB2):

Zelená LED indikuje probíhající komunikaci.

Červená LED pinu P42 a P10 indikuje chybový stav komunikace, jenž přijde z čipu Lattice.

Sběrnice EBM:

Zelená LED pinu P2 indikuje probíhající komunikaci.

Červená LED pinu P48 indikuje chybový stav komunikace

FPGA Lattice:

Zelená LED pinu P39 indikuje probíhající aktivitu zařízení.

Červená LED pinu P40 indikuje chybový stav zařízení

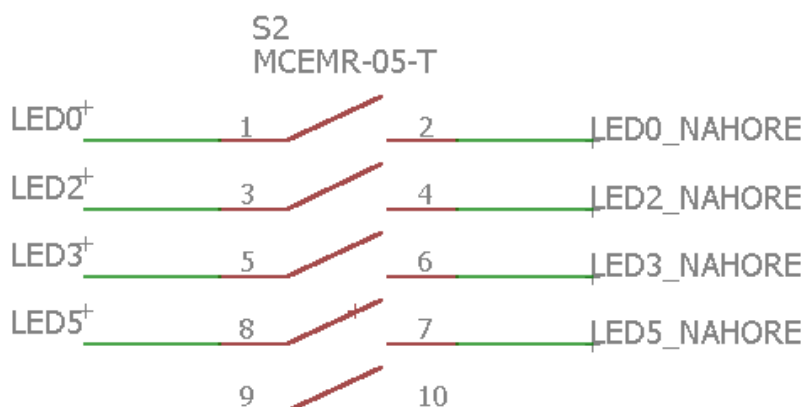
Síťový prvek ethernet (ETH1 i ETH2):

Zelená LED pinu LED2 a LED5 indikuje probíhající aktivitu komunikačního konektoru.

Oranžová LED pinu LED0 a LED3 indikuje rychlost komunikace po síti.

Dalším požadovaným prvkem dle zadavatele byl přepínač pro zmiňovanou komunikaci po síti, kdy uživatel má možnost si komunikaci na uživatelském panelu desky vypnout / zapnout dle potřeby.

Hlavním důvodem tohoto problému byl následek toho, že konektory RJ 45 budou k zařízení připojeny ze spodní části desky, tedy by na LED diody nešlo vidět, pokud by uživatel nebo technik nebyl pod úrovní zařízení. Tedy z tohoto důvodu doplněn přední panel o tyto indikační diody.



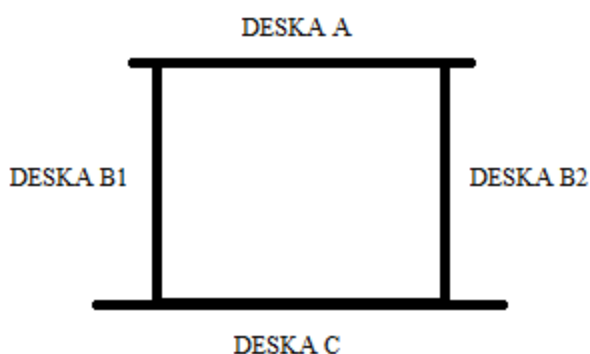
Obrázek 24 Signály před a po přepnutí

Piny LED0, LED2, LED3 a LED5 jsou připojeny k mikročipu LAN9303, který má správnou konfiguraci pro jejich správnou funkci v zařízení už přednastavenou, tedy počítá s připojením led indikace. LED0 – 5_NAHORE jsou signály, které bereme jako výstupní z přepínače a tím ovlivníme, zda indikace konektoru RJ45 bude zobrazena i na horním panelu zařízení. Tento požadavek byl definovaný zadávajícím pro zjednodušení kontroly.

7 Fyzické rozložení DPS

Desky v krabici mají svou velikost, kdy každá deska má svůj význam pro zajištění proti pohybu celé soustavy a hlavní problém je využití místa pro všechny prvky, kdy by pouze na hlavní desku celý systém nevešel. Desky jsou propojeny mezi sebou piny pro napájení sobě. Rozložení popsáno jako deska hlavní, což je ve významu deska C. Pomocné desky B1 a B2, pro rozvrstvení hlavní desky, kdy lze vidět na námi řešeném schématu, kdy bylo využito i bočních desek. Deska B1 a B2 na propojení s informační deskou A, jež řeší vizuální pohled celého zařízení.

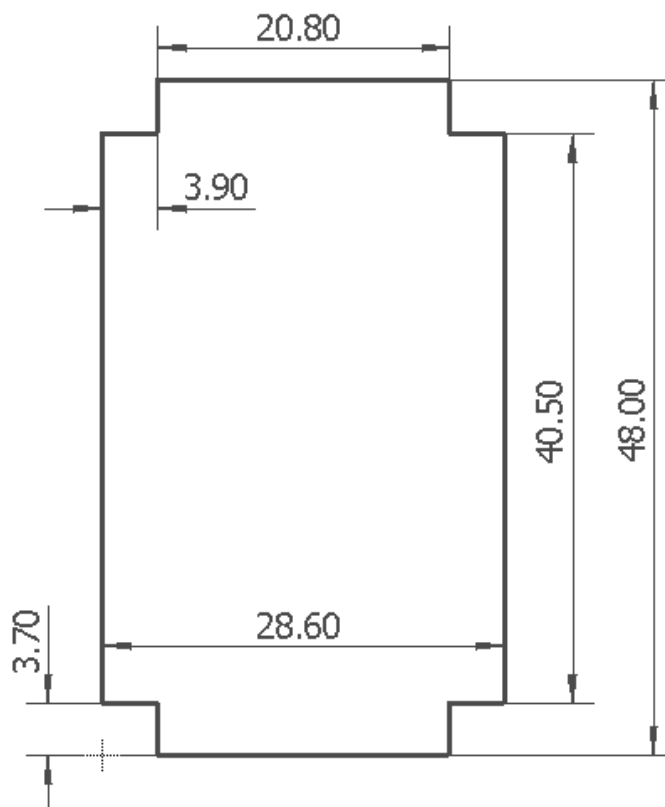
Desky musí splňovat správnou velikost a správné místa pro piny, abychom tyto desky mohli připojit mezi sebou, kdy pomocí připájení plošek na bočních stranách vytvoříme pevný čtverec, který se nesmí volně pohybovat, abychom jej správně umístili do krabice.



Obrázek 25 Schéma rozložení DPS na části

Deska je rozložena na čtyři části a to desku C, jež je hlavní deskou celého zařízení, kde jsou připojeny konektory pro sběrnice, konektory RJ45, FPGA Lattice, síťový prvek LAN9303 a část komunikaci CIB a EBM. Její velikost je 86,4 * 46,2 mm, kdy je třeba brát zřetel na plastové upnutí, na které deska musí sednout.

Deska B1 má část komunikace CIB pro ulehčení místa hlavně na hlavní desce.



Obrázek 26 Rozměry desky B1 a B2 v milimetrech

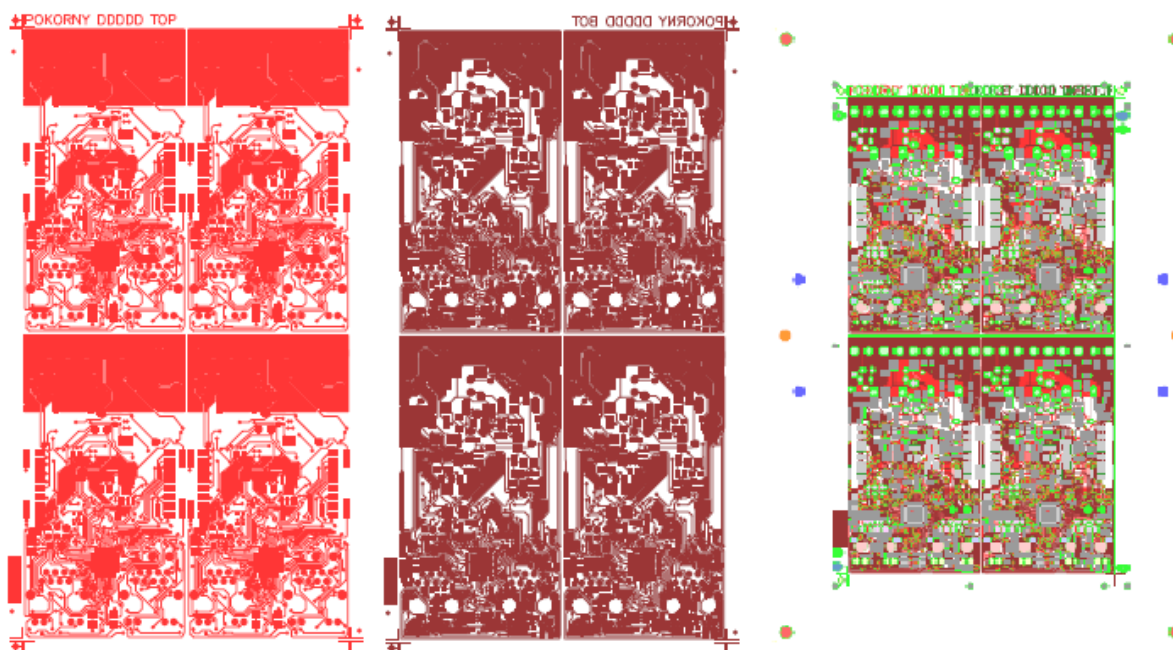
Deska B2 je hlavně deskou pro přenos informací o LED na hlavní panel

Hlavní deskou pro uživatele je deska A, jež vlastně obsahuje LED diody o stavech celého zařízení, jeho správnosti funkce a ze strany desek přepínače pro nastavení požadavků pro konfiguraci LED diod, zda dioda bude pracovat v 1 nebo 0. Velikost desky je 48,2 * 42,1 mm.

7.1 Deska plošného spoje C

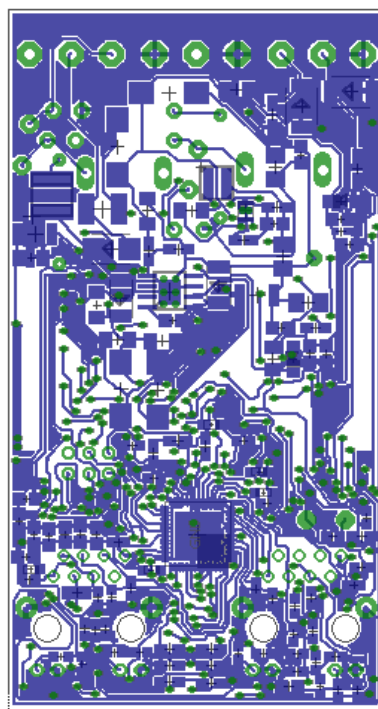
Deska C je hlavní deskou a to z důvodu připojených konektorů a mikročipů. Jedná se tedy o napájení celého zařízení s konektory pro připojení komunikací na další komunikaci, jež lze k zařízení připojit. Využity 2 ethernetové konektory RJ45 pro komunikaci pomocí sítě. Dále bylo potřeba na této desce připojit FPGA Lattice a LAN9303 a to z důvodu mnoho cest, jež mezi sebou komunikují a i mezi ostatními komunikacemi a tedy celým zařízením.

Deska musela být tvořena odborně z důvodu velkého množství cest a součástek na desce, kdy bychom měli obrovský problém tuto desku vyrobit. Společnost MARPOS s.r.o., po správném nastavení byla schopna desku vytvořit pomocí šablony, vytvořena pro správné rozložení všech cest, součástek a propojek na zařízení. Jako příklad na Obrázek 27 je schéma vylitých cest pro tvorbu desky ze strany zleva TOP, BOTTOM a celkového vzhledů s obou stran a piny, součástkami a maskou.



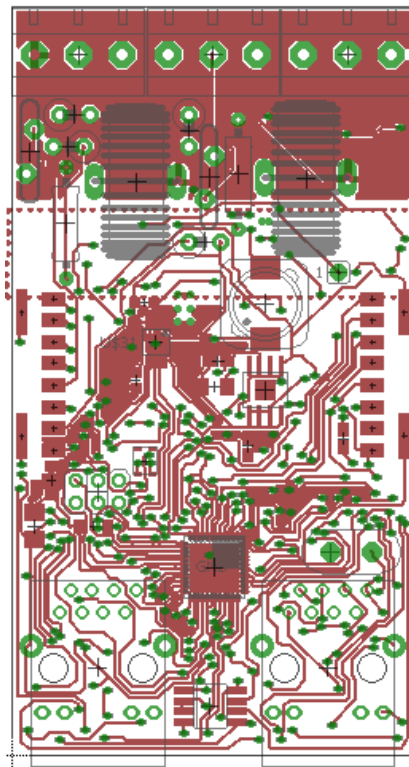
Obrázek 27 Vylití strany TOP, BOTTOM a celkový vzhled desky

Na obrázku zobrazeno zapojení součástek na desce a to ze strany BOTTOM a pak následně TOP.



Obrázek 28 Deska C ve vrstvě BOTTOM

Na vrstvě Bottom je vylitá zemnicí část desky (GND). Zvolení zemnicí části na vrstvu Bottom bylo z důvodu součástek, kdy většina z nich byla připojena na zem a tedy kdyby byla připojena na vrstvu TOP, bylo by tím omezeno vytvoření cest pro ostatní součástky.

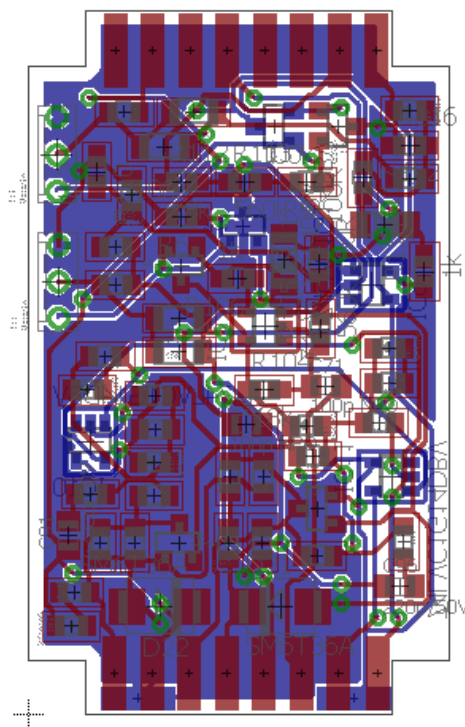


Obrázek 29 Deska C ve vrstvě TOP

Vrstva TOP je rozdělena na tři vylité signály a to na napájení 27 V, 5,5 V a 3,3 V. Z horní strany bylo zapotřebí vylít napětí 27 V pro součástky pracující na tom to napětí v horní části obrázku. Střední část desky po změně napětí 5,5V z důvodu měniče a součástek s ním propojených. Spodní část je vylita napětím 3,3 V, jež je nejvíce využito v zařízení a pracují na něm mikročipy a komunikace. Kompletní deska plošného spoje s osazením součástek viz. Příloha 3

7.2 Deska plošného spoje B1

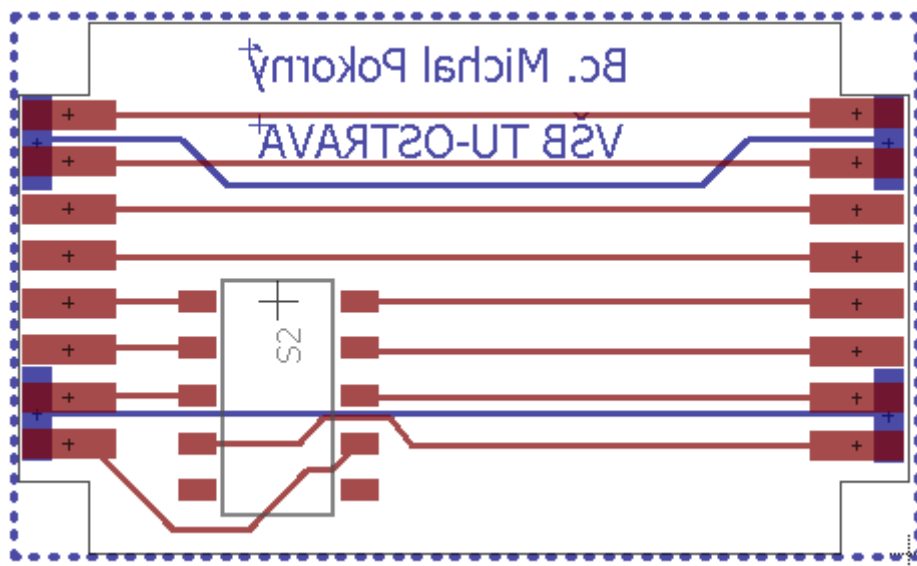
K ostatním deskám je propojena pomocí pinů na boční straně soustavy, kdy každý pin má svou informaci o tom, co daný pin představuje za signál. Na druhé straně desky jsou piny stejným způsobem poskládány a to hlavně z důvodu propojení mezi základní deskou a deskou A, jež obsahuje hlavně Led indikaci zařízení a jeho chodu.



Obrázek 30 Deska B1 po autokorelaci

7.3 Deska plošného spoje B2

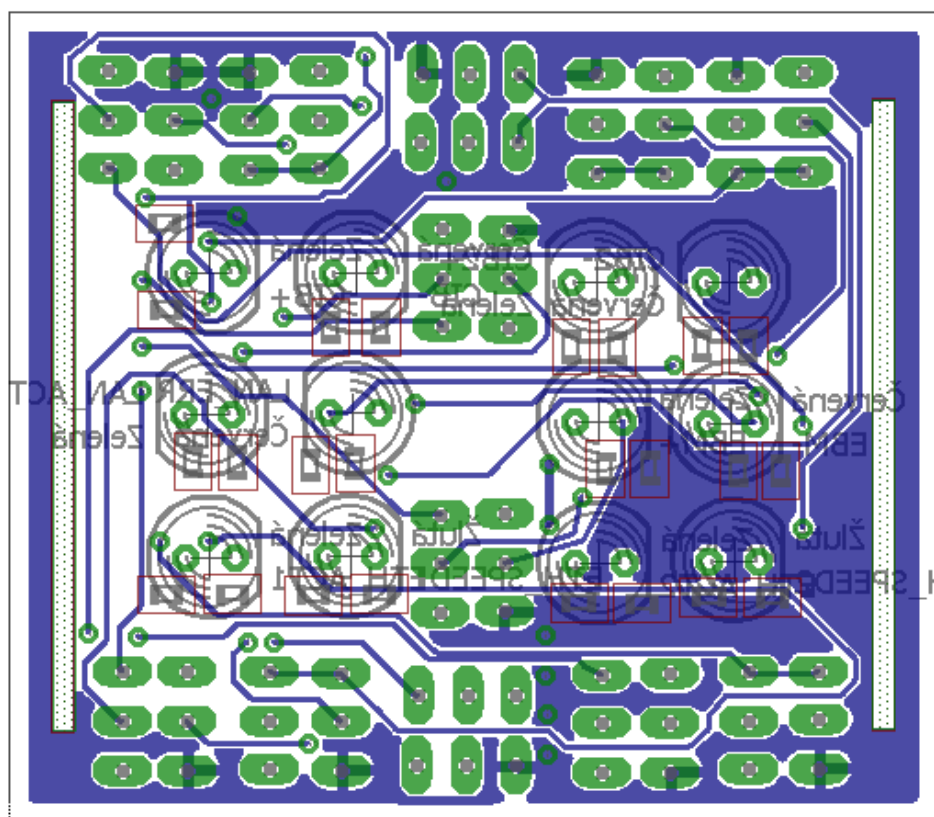
Deska B1, jak už bylo zmíněno, prošla autokorelací, kdy po zapojení pinů, jež hlavní význam desky byl pro propojení desky A s deskou C, přivedení potřebných signálů na zařízení a propojení cestou mezi nimi. Součástka S2 je přepínač pro konektory RJ45, kdy lze zapnout / vypnout LED diody pro indikaci komunikace na čelním panelu. Tato součástka byla doplněna z důvodu konektoru, jenž se nachází na spodní části zařízení a tím při kontrole by byla špatná viditelnost na indikaci. Indikace doplněna na hlavní panel zařízení a tím zjednodušení přístupu technika k informacím o zařízení.



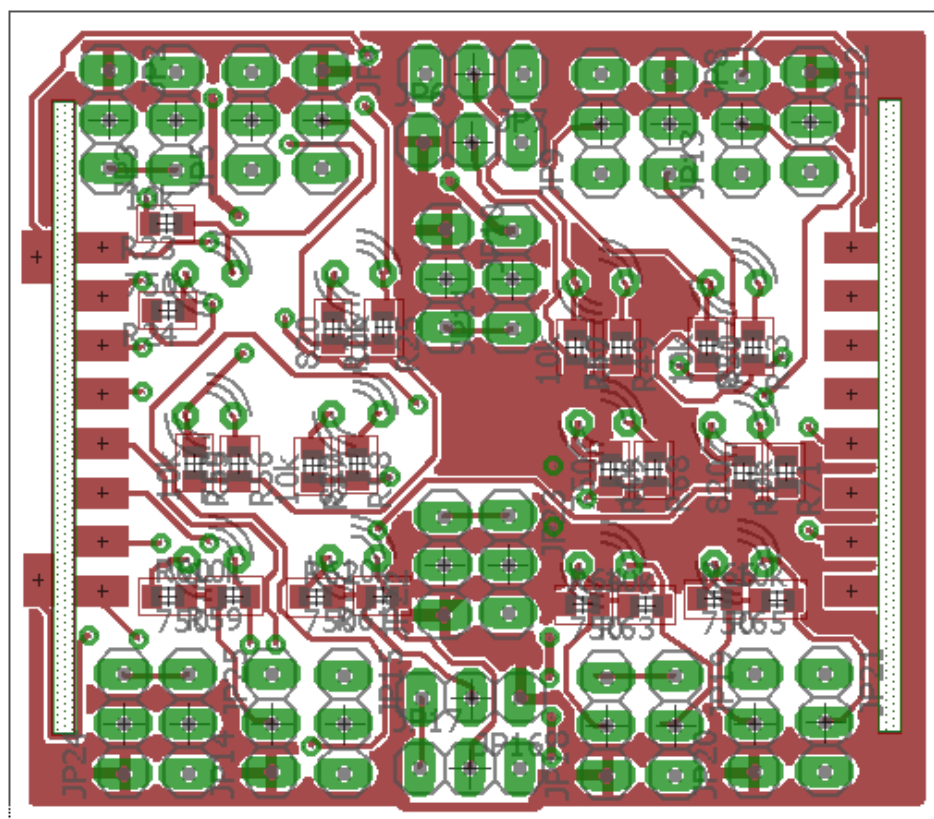
Obrázek 31 Deska B2 po autokorelaci

7.4 Deska plošného spoje A

Tato diplomová práce pojednává pouze o hardwarové části diplomové práce, kdy celý systém bude pracovat následně po dalším softwarovém doplnění, proto bylo třeba vytvořit hlavně desku A, jež bude zobrazovat, zda signál na dané typy sběrnic bude přiveden a síť se bude chovat jako aktivní část celého zařízení. Konektory JP jsou řešeny z důvodu možného nastavení pinu a to buď do pozice, kdy bude na vstup přiveden signál 0 nebo 1, aby systém rozeznal typ zapojení a věděl, zda má pracovat v jedné nebo druhé polaritě.

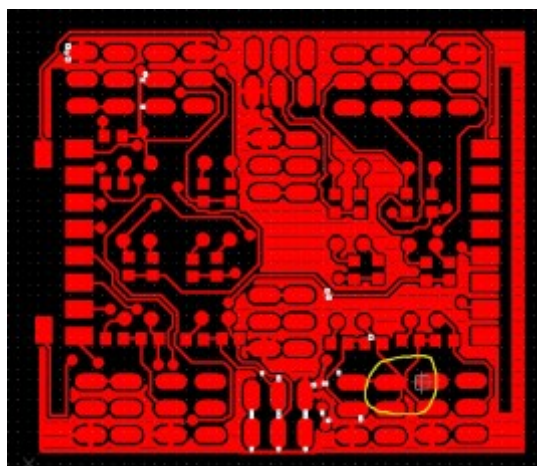


Obrázek 32 Deska A ve vrstvě BOTTOM



Obrázek 33 Deska A ve vrstvě TOP

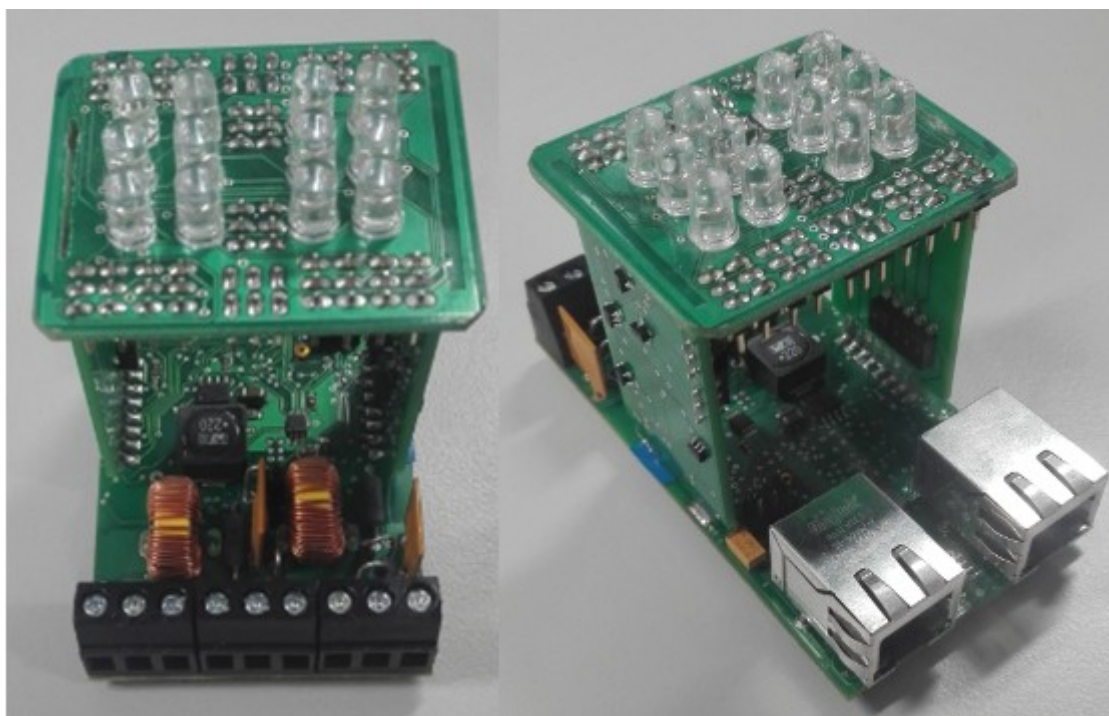
Při návrhu desky bylo zjištěno několik chyb ve výrobě DPS a to i v případě autorouteru, jenž díky špatnému nastavení vytvořil chybu, jenž musela být následně opravena. Na Obrázek 34 je daný případ zobrazen, kdy bílé tečky jsou chyby, kdy cesty jsou v blízkosti od součástek, tedy malé izolační mezery mezi vodivými spoji. Žlutou barvou je zobrazená daná chyba autorouteru, jenž dvě cesty při špatném nastavení spojil do sebe. Po tomto zásahu muselo být celé nastavení autorouteru pozměněno a to po domluvě s firmou MARPOS s.r.o., kdy tato firma mi dala přesný popis nastavení pro jejich výrobu do bloků.



Obrázek 34 Kontrola výroby DPS

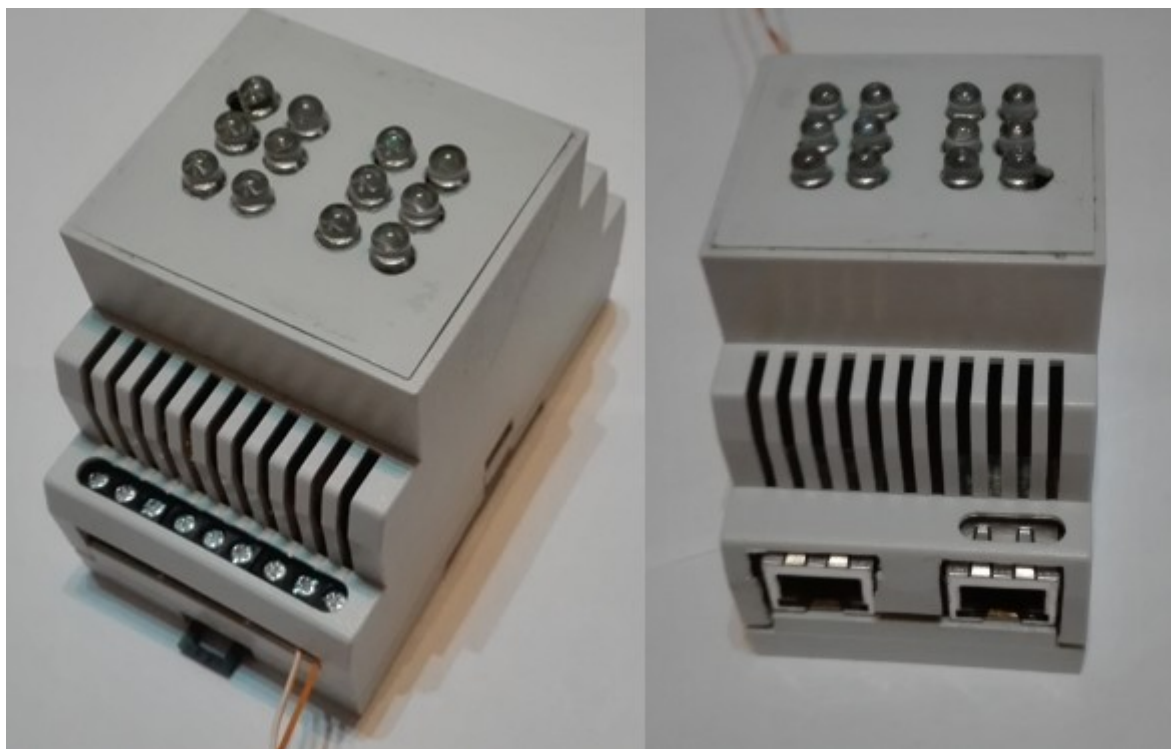
8 Kompletizace zařízení

Finálním úkolem diplomové práce je celková kompletizace zařízení. Zařízení bylo třeba propájet mezi sebou a dbát na správné propojení konektorů mezi deskami. Desky B1 a B2 musely být jemně zbroušeny na obou stranách, jež jsou propojeny mezi zbylými deskami a to z důvodu správného umístění do pouzdra. Firma Elko EP používá na bočních stranách vybroušenou drážku pro vložení desek, kdy po vytvoření děr bylo zjištěno, že po obroušení desek nebylo potřeba těchto drážek třeba a tedy tyto drážky zůstaly volné.



Obrázek 35 Ověřované zařízení bez pouzdra

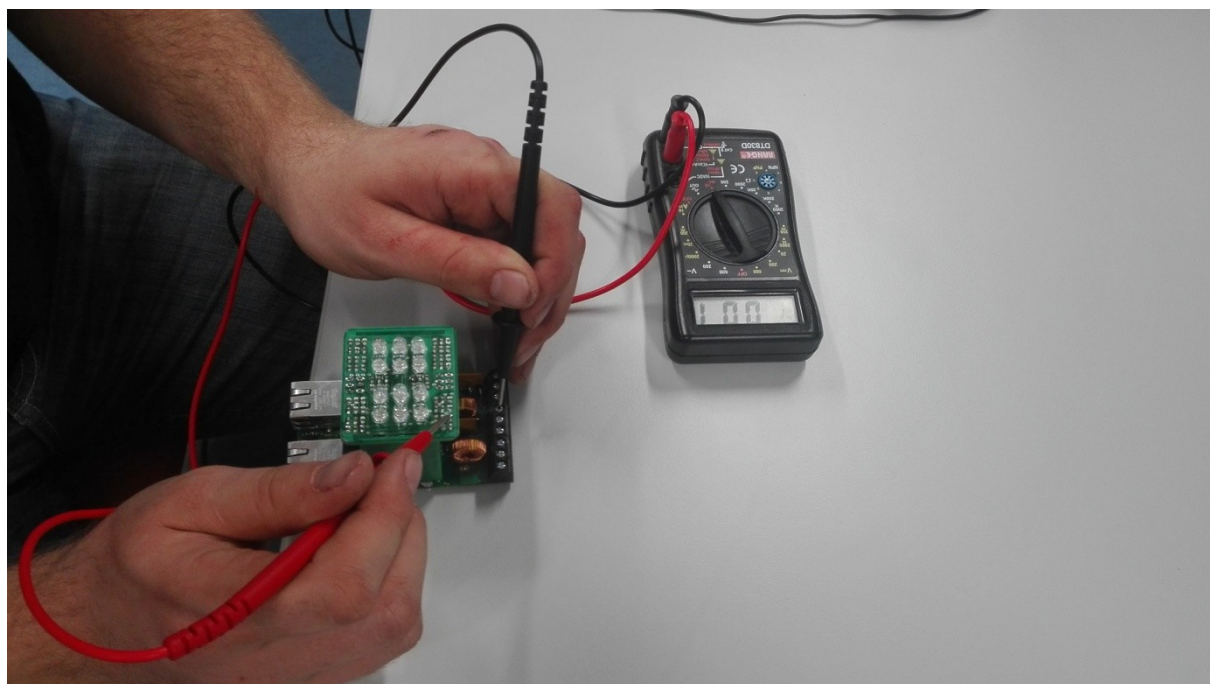
Krabička musela být uzpůsobena menším opravám na deskách a tím i třeba dovtáčení děr pro LED indikaci na hlavním panelu zařízení. Spodní pouzdro pro upevnění desky bylo poupraveno, kdy se o plastové packy opíraly součástky a tím by mohlo dojít k jejich poškození, či deformaci DPS. Úpravou na plastu lépe zařízení zapadlo do pouzdra. Brousit se musela také díra pro konektor RJ45 a druhá díra pro konektor musela být poupravena, pro náš typ konektoru. Po těchto opravách pouzdra se čelní panel pomocí vrtáku 5,5 milimetru byly vytvořeny otvory pro LED indikaci. Připevnění krytu k pouzdru dohotovilo celistvost pouzdra a zařízení.



Obrázek 36 Zařízení upevněno v pouzdře

9 Ověřování funkčnosti zařízení

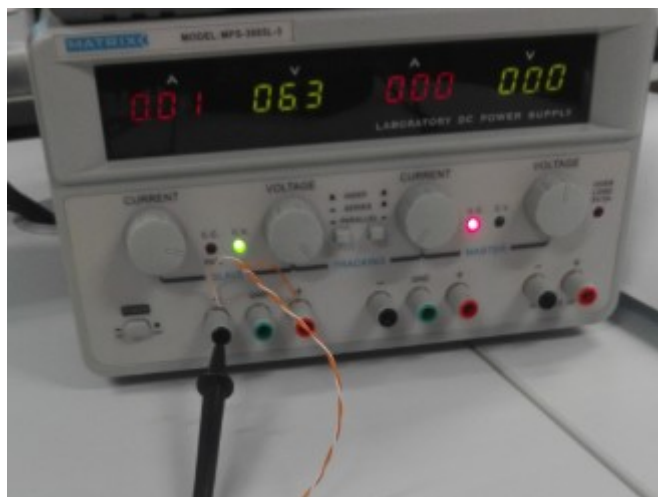
Ověřování zařízení je jednou z nejdůležitější části zařízení. Proběhlo tedy dvěma způsoby a to kontrolou hodnoty napětí před a po měničích. Bylo třeba zkontrolovat, zda se někde nepropojily signály zem a cesty, kde by správně neměly a kontrola jednotlivých vstupů na součástkách. Druhou částí kontroly byla kontrola pomocí programu, tedy nahrání softwaru pro kontrolu indikace LED diod na čelním panelu a správné komunikace celého zařízení.



Obrázek 37 Kontrola multimetrem cest a vylití mědi

9.1 Kontrola prvků a cest na DPS

Deska zapojena na stabilizovaný zdroj, svorka + napojena na 27 V a svorka – na GND a začalo se postupně přidávat napětí na zdroji. V první fázi kontroly řešeno, při jakém napětí nastalo sepnutí měniče TPS5430. Součástka dosáhla minimálního napětí pro fungování při 5,8 V a proudu 0,01 A. Následně jsme na zdroji postupně přidávali napětí až do hodnoty 27 V a kontrolovali, zda v zařízení nenastane chybový stav.



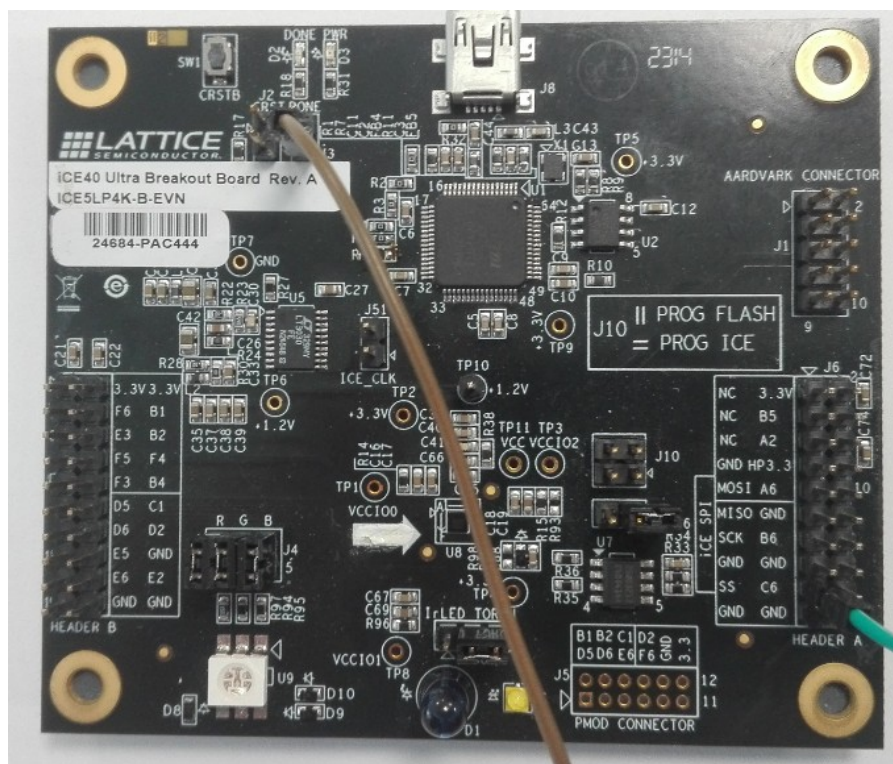
Obrázek 38 Stabilizovaný zdroj pro napájení zařízení

Napětí jsme postupně přidávali, až jsme došli na již potřebných 27 V. Tedy napětí, jež firma využívá, jako nejčastější napětí soustavy napájení zařízení. Při tomto napětí bylo třeba zkontrolovat hodnoty měničů a tedy TPS5430, TPS62060 a LP2998. Po ověření a kontrole těchto hodnot, kdy hodnoty na vstupu i výstupu byly na všech součástkách v mezích omezení. Pouze u měniče TPS62060 nastala díky šumu špička, která dosahovala nepovoleného napětí o 0,2 V většího, tedy muselo být třeba změny součástky rezistoru, neboť špička by mohla při trvalém chodu spálit FPLA Lattice a tím by celé zařízení přestalo fungovat. Po kontrole a změně součástky hodnota měniče začala splňovat daná omezení a požadavky napětí na výstupu ze zařízení.

9.2 Kontrola pomocí software programu

Software pro kontrolu zařízení byl vytvořen firmou Elko EP, jelikož hlavní cíl celé práce bylo vytvoření pouze hardwarové části. Pomocí DEMO programu lze provést kontrolu zařízení.

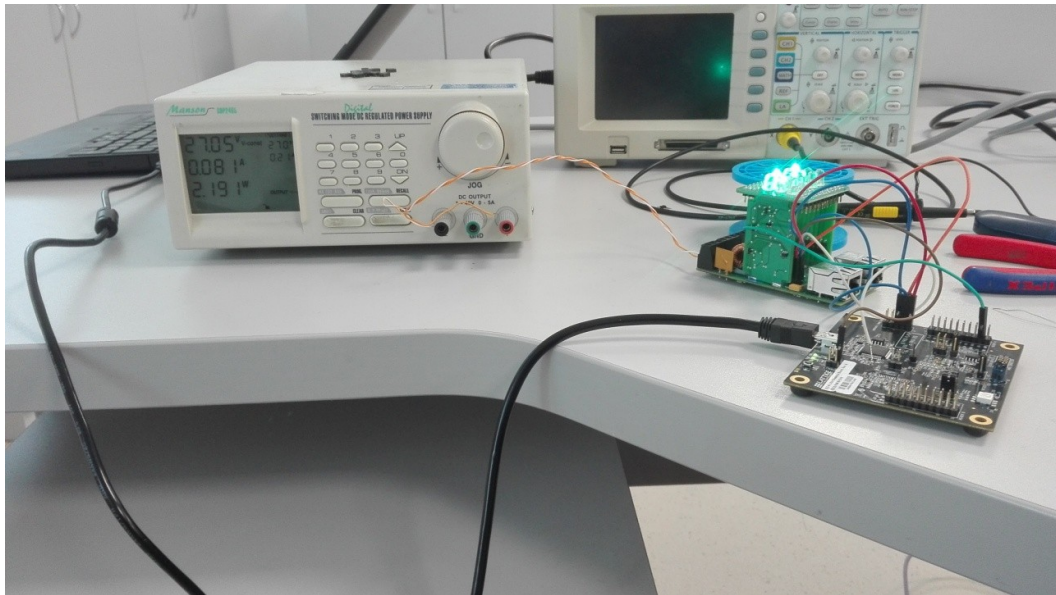
Kontrola zařízení proběhla pro komunikaci LED indikace jednotlivých stavů pomocí jednoduchého softwarového programu od firmy Lattice a to iCEcube2: Program zaměřen na naprogramování typu FPGA Lattice ICE5LP4K. Z počítače se pomocí miniUSB kabelu zařízení připojilo na vývojovou desku Ultra breakout board iCE, ovládající čip Lattice na desce. K měření byl připojen na vstup logický analyzátor a výstup byl připojen na výrobek.



Obrázek 39 Vývojová deska Lattice ICE5LP4K

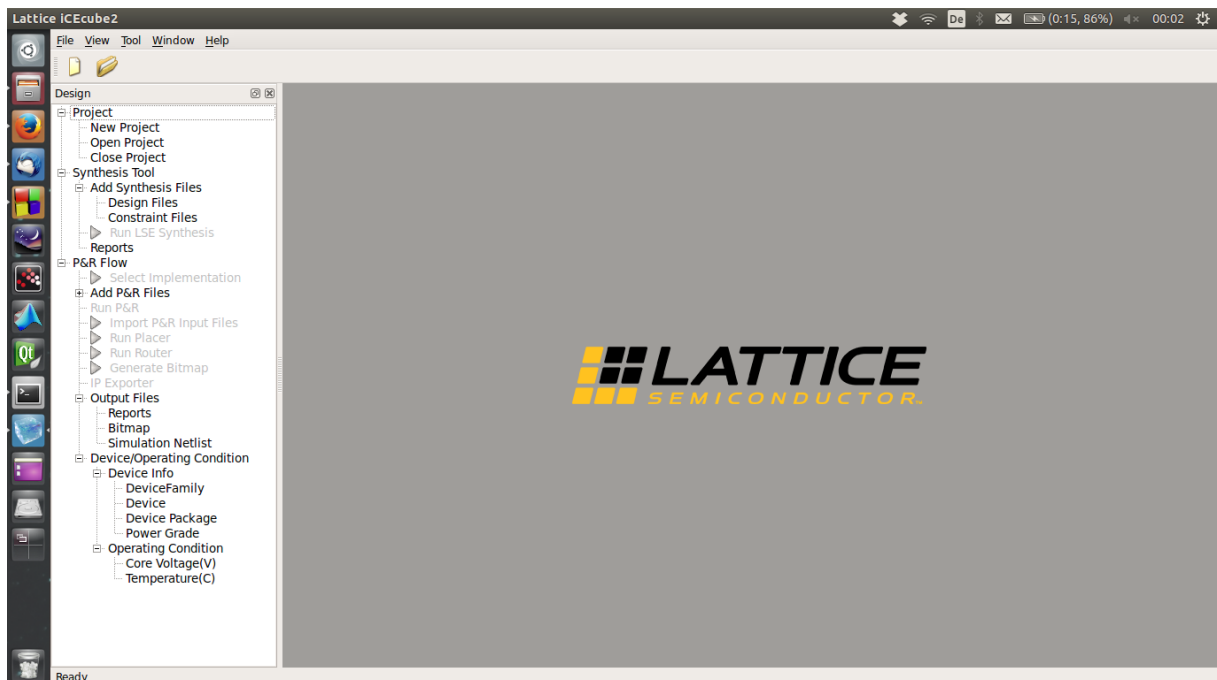
Vývojová deska je použitelná pro demonstraci jednotky iCE40 Ultra FPGA. Vývojová deska obsahuje LED ovladač, I/O piny, konektory a sadu schémat. Je třeba dávat velkou pozornost na statickou elektřinu, aby nedošlo k poškození.

Propojení je řešeno pomocí konektoru mini USB, jež je k zařízení přiložen. Deska obsahuje i vlastní FPGA iCE5LP4K.



Obrázek 40 zapojení PC k vývojové desce iCE40

Program iCEcube2 pro aplikace typu simulace a syntézy na čipu Lattice ICE5LP4K. Design programu je uzpůsoben pro specifický úkol návrhu a omezení procesů.



Obrázek 41 Program pro softwarovou kontrolu [6]

V projektu bylo vytvořeno dvou programů na sebe navazujících, kdy jeden hlavní, jež se stará o komunikaci a časování celého zařízení a druhý, který ovládá nastavování LED indikace na hlavním panelu. Programem byly testovány čtyř LED diody, v intervalu 500 milisekund se diody po dvojicích měnily v sepnutý a rozepnutý stav. Hodnota měnila bity, z hodnoty 1010 na 0101 v opakovaném režimu.



Obrázek 42 Kontrolní aplikace rozblikání LED diod

Závěr

Práce se zabývala návrhem a realizací převodníku Ethernet na iNels a popisuje chytré elektroinstalace iNELS. Způsob komunikace mezi sběrnici, využití systému iNELS v inteligentních domech. Bylo popsáno předpisy a normy určující způsob bezpečného návrhu zařízení. Jedná se o normy od bezpečnosti zařízení, až po výrobu desek. Další norma popisuje správný způsob opravy a přepracování DPS. Norma pro výrobu originálních zařízení a kritéria pro způsob a vlastnosti pájecích materiálů. Doplněny vlastnosti a specifikace sběrnice CIB a EBM. Pro každou ze sběrnic jsme vytvořili instalační topologii sběrnice. V neposlední řadě jsme doplnili sběrnice o příklad jednotky, která pracuje na principu dané komunikace.

Popsali jsme technologie výroby desek plošných spojů (DPS). Popis bude informovat o teorii, návrhu a tvorbě DPS. Pro zařízení bylo třeba podmíněk, jež jsme nastavili při tvorbě programu pro DPS. Doplněn popis programu pro tvorbu elektrických schémat a desek plošných spojů, v němž celá práce byla vytvořena. Doplněno o průběh vlastního návrhu schématu zapojení celého zařízení. Vlastnosti pouzdra pro vložení hotového výrobku. Byla zde popsána komunikace, napájení a nastavení převodníku. Přidán popis vlastností komunikací a propojení čipů Lattice ICE5LP4K s LAN9303, jež je nejdůležitější částí celého zařízení. Převodník byl doplněn o programovací konektor, reset tlačítko a kvůli reálnému využití o LED diody s popisem všech diod na čelním panelu.

Kapitola 7 byla zaměřena na fyzické rozložení jednotlivých obvodů do desek. Cílem bylo dosáhnout rozložení, jež umožní umístění převodníku do standardního modulu iNELS. Hlavní důvodem fyzického rozložení bylo množství součástek, jež by se na jednu desku nedokázalo vlézt a modul, jež na čelním panelu musí indikovat stavy. Popsána kompletace převodníku do pouzdra a popsáno způsobu ověření funkčnosti zařízení pomocí multimetru a softwarového testovacího programu od firmy Elko EP.

Jako vývoj této práce by bylo vytvoření softwarového programu, pro celkovou kompletizaci tohoto zařízení a tím uvedení do funkčního stavu reálného využití. Jedná se vývoj zařízení, bylo by možno přidat další sběrnice, či zařízení. FPGA Lattice není úplně obsazen všemi piny a proto je možné zařízení doplňovat.

Použitá literatura

- [1] ZÁHLAVA, Vít. *Návrh a konstrukce desek plošných spojů: principy a pravidla praktického návrhu*. Praha: BEN - technická literatura, 2010. ISBN 978-80-7300-266-4.
- [2] *Využití inteligentního systému INEILS v BP* [online]. UTB ve Zlíně, 2010 [cit. 2017-04-2]. Dostupné z: <http://docplayer.cz/3642003-Vyuziti-inteligentniho-systemu-inels-v-bp.html>
- [3] *TEXAS INSTRUMENTS: TPS543x 3-A, Wide Input Range, Step-Down Converter* [online]. Dallas, 2017 [cit. 2017-02-2]. Dostupné z: <https://www.ti.com/lit/ds/symlink/tps5431.pdf>
- [4] *Ineils a sběrnice CIB* [online]. 2008 [cit. 2017-04-2]. Dostupné z: http://automa.cz/cz/casopis-clanky/inels-a-sbernice-cib-moderni-system-inteligentni-elektroinstalace-2008_12_38218_6156/
- [5] [online]. [cit. 2017-04-17]. Dostupné z: <http://www.tme.eu/cz/details/mic24011-0101t/konektory-rj/midcom/mic24011-0101t-lf3/>
- [6] *HACKADAY* [online]. 2017 [cit. 2017-04-20]. Dostupné z: <https://hackaday.io/project/6592-dipsy/log/24272-installing-icecube-2-on-ubuntu-14042-lts>
- [7] *Manual_MI3-02M* [online]. Holešov, 2014 [cit. 2017-04-24]. Dostupné z: http://www.elkoep.com/fileadmin/produkty/Elko/INELS-III/MI3-02M/EN/Manual_MI3-02M.pdf
- [8] Katalogový list CU3-02M [online]. Holešov [cit. 2017-04-25]. Dostupné z: http://www.elkoep.com/fileadmin/produkty/Elko/INELS-III/MI3-02M/EN/Manual_MI3-02M.pdf
- [9] KLABAN, Jaromír. Inels a sběrnice CIB: Moderní systém inteligentní elektroinstalace. *AUTOMA: časopis pro automatizační techniku*. Ústí nad Labem, 2016, **2008**(12).
- [10] ČSN EN ISO 13849-1. Bezpečnost strojních zařízení - Bezpečnostní části ovládacích systémů.: Všeobecné zásady pro konstrukci. Praha: ČESKÝ NORMALIZAČNÍ INSTITUT, 2009.
- [11] *TEXAS INSTRUMENTS: TPS543X 3-A Wide Input Range, Step-Down Converter* [online]. Dallas, Texas, 2017 [cit. 2017-04-30]. Dostupné z: <http://www.ti.com/lit/ds/symlink/tps5430.pdf>

[12] *TEXAS INSTRUMENTS: LP2998/LP2998-Q1 DDR Termination Regulator* [online]. Dallas, Texas, 2017 [cit. 2017-04-30]. Dostupné z: <http://www.ti.com/lit/ds/symlink/lp2998-q1.pdf>

[13] *LAN9303/LAN9303i* [online]. 2011 [cit. 2017-04-30]. Dostupné z: <http://ww1.microchip.com/downloads/en/DeviceDoc/9303.pdf>

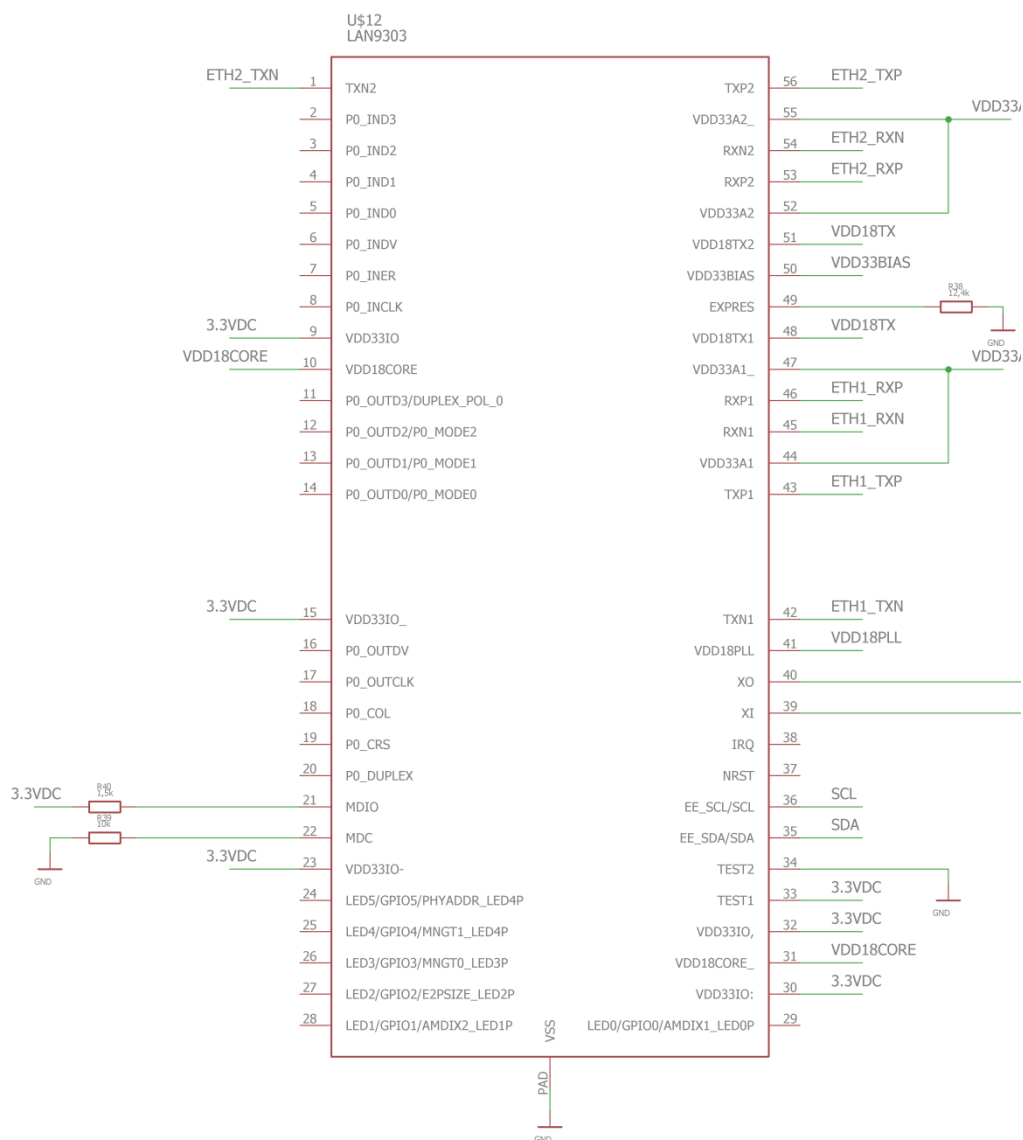
[14] *The Motley Fool* [online]. 2017 [cit. 2017-04-30]. Dostupné z: <https://www.fool.com/investing/2016/09/19/1-more-surprise-winner-inside-the-apple-inc-iphone.aspx>

[15] POKORNÝ, Michal. *Semestrální projekt*. Ostrava, 2016. Semestrální projekt. VŠB-TU Ostrava. Vedoucí práce Ing. Aleš Havel, Ph.D.

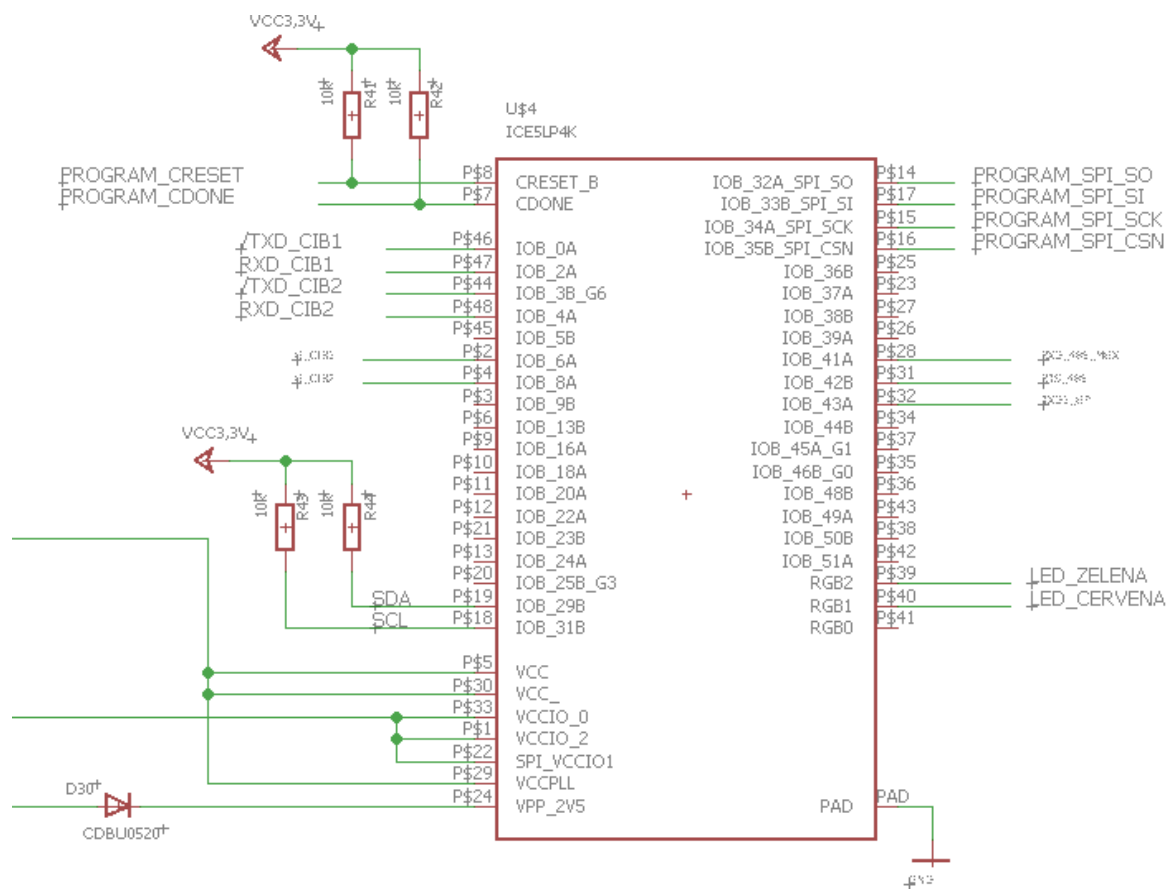
Seznam přílohy

Příloha 1: Schematická značka čipu LAN9303	I
Příloha 2: Schematická značka čipu ICE5LP4K	II
Příloha 3: Deska plošného spoje C s osazením součástek	III

Příloha 1: Schematická značka čipu LAN9303



Příloha 2: Schematická značka čipu ICE5LP4K



Příloha 3: Deska plošného spoje C s osazením součástek

